

ANX-PR/CL/001-02
GUÍA DE APRENDIZAJE

ASIGNATURA

Sistemas digitales

CURSO ACADÉMICO - SEMESTRE

2015-16 - Segundo semestre

Datos Descriptivos

Nombre de la Asignatura	Sistemas digitales
Titulación	10II - Grado en Ingeniería Informática
Centro responsable de la titulación	E.T.S. de Ingenieros Informaticos
Semestre/s de impartición	Primer semestre Segundo semestre
Materia	Informatica
Carácter	Basica
Código UPM	105000012
Nombre en inglés	Digital Systems

Datos Generales

Créditos	6	Curso	1
Curso Académico	2015-16	Período de impartición	Febrero-Junio
Idioma de impartición	Castellano	Otros idiomas de impartición	

Requisitos Previos Obligatorios

Asignaturas Superadas

El plan de estudios Grado en Ingeniería Informática no tiene definidas asignaturas previas superadas para esta asignatura.

Otros Requisitos

El plan de estudios Grado en Ingeniería Informática no tiene definidos otros requisitos para esta asignatura.

Conocimientos Previos

Asignaturas Previas Recomendadas

Fundamentos físicos y tecnológicos de la informática

Otros Conocimientos Previos Recomendados

Álgebras de Boole

Competencias

- CG-1/21 - Capacidad de resolución de problemas aplicando conocimientos de matemáticas, ciencias e ingeniería.
- CG-19 - Capacidad de usar las tecnologías de la información y la comunicación.
- CG-5 - Capacidad de gestión de la información.
- CG-6 - Capacidad de abstracción, análisis y síntesis
- Ce 10 - Concebir y desarrollar sistemas digitales utilizando lenguajes de descripción hardware.
- Ce 2 - Formalización y especificación de problemas reales cuya solución requiere el uso de la informática.

Resultados de Aprendizaje

- RA422 - Capacidad para la resolución de problemas de análisis y diseño en el ámbito de la electrónica digital, relativos a sistemas digitales
- RA232 - Especificar y simular el funcionamiento de sistemas digitales mediante lenguajes de descripción hardware.
- RA231 - Diseñar y analizar un sistema digital (combinacional y secuencial) y su construcción en tecnología CMOS.
- RA409 - Capacidad para diseñar, realizar experimentos e interpretar los resultados en sistemas digitales
- RA352 - Conocimiento de las partes integrantes del soporte físico (hardware) de los ordenadores

Profesorado

Profesorado

Nombre	Despacho	e-mail	Tutorías
Hermida De La Rica, Mariano	4208	mariano.hermida@upm.es	M - 15:15 - 17:15 X - 15:15 - 17:15 J - 15:15 - 17:15
Arquero Hidalgo, Agueda	4210	agueda.arquero@upm.es	M - 09:00 - 11:00 X - 09:00 - 11:00 J - 09:00 - 11:00
Gonzalo Martin, Consuelo	4207	consuelo.gonzalo@upm.es	M - 09:00 - 11:00 X - 09:00 - 13:00
Martinez Izquierdo, M.estibaliz	4210	mariaestibaliz.martinez@upm.es	X - 10:00 - 13:00 J - 11:00 - 14:00
Martinez Olalla, Rafael (Coordinador/a)	4208	rafael.martinezo@upm.es	L - 10:00 - 13:00 M - 11:00 - 13:00 X - 10:00 - 11:00
Perez Castellanos, Maria Mercedes	4207	mariamercedes.perez@upm.es	M - 10:00 - 13:00 X - 13:00 - 14:00 J - 11:00 - 13:00
Rodellar Biarge, M. Victoria	4205	maria victoria.rodellar@upm.es	M - 15:00 - 19:00 X - 15:00 - 17:00

Nota.- Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

Descripción de la Asignatura

La asignatura Sistemas Digitales introduce al alumno en el estudio, diseño y realización de las unidades funcionales básicas que componen los sistemas informáticos actuales, haciendo especial hincapié en su modelado mediante lenguajes de descripción hardware. El desarrollo de la asignatura, comienza dando una visión general de los bloques básicos que componen un ordenador Von Neumann, introduciendo asimismo los conceptos elementales necesarios para describirlos en un lenguaje de descripción de hardware como es el VHDL. Se prosigue el desarrollo de la asignatura con el objetivo de comprender cada uno de los subsistemas básicos que componen un ordenador, desarrollando de forma incremental los diferentes subsistemas destinados al registro, almacenamiento, control y computo de la información. La asignatura finaliza con la descripción y construcción lógica de una CPU elemental.

En el grupo 2M-I la asignatura será impartida en inglés.

Temario

1. Introducción a los Sistemas Digitales
 - 1.1. Conceptos y definiciones
 - 1.2. Introducción a la estructura de computadores
 - 1.3. Lenguajes de descripción de hardware: VHDL
2. Circuitos Combinacionales
 - 2.1. Definición de circuito combinacional
 - 2.2. Funciones combinacionales. Simplificación e implementación
 - 2.3. Multiplexores
 - 2.4. Codificadores y decodificadores
 - 2.5. Comparadores
 - 2.6. Memorias ROM
 - 2.7. Modelado de circuitos combinacionales en VHDL
3. Sistemas aritméticos básicos
 - 3.1. Sistemas numéricos posicionales. Binario, octal, hexadecimal y BCD
 - 3.2. Aritmética entera con signo: Signo magnitud, complemento a uno, complemento a dos y representación en exceso. Extensión de signo
 - 3.3. Semisumador y sumador completo. Sumador binario paralelo con acarreo en serie
 - 3.4. Sumador/restador en complemento a dos. Detección de desbordamiento
 - 3.5. Ejemplo de una sencilla unidad aritmético lógica
 - 3.6. Modelado de circuitos aritméticos en VHDL

4. Registro de la información
 - 4.1. Sistemas síncronos. Relojes
 - 4.2. Almacenamiento estático de la información. Latches y biestables
 - 4.3. Especificación de los biestables. Frecuencia máxima, tiempos de setup y de hold
 - 4.4. Registros, pilas y contadores
 - 4.5. Memorias RAM. Tiempos de acceso y cronogramas
 - 4.6. Modelado de biestables y registros en VHDL
5. Sistemas Secuenciales Síncronos
 - 5.1. Definición de sistema secuencial
 - 5.2. Concepto de estado. Máquinas de estados finitos (FSM)
 - 5.3. Autómatas de Mealy y de Moore
 - 5.4. Especificación y etapas de diseño de sistemas secuenciales síncronos
 - 5.5. Modelado de máquinas de estados finitos en VHDL
6. Introducción a los computadores
 - 6.1. Descripción de un computador elemental
 - 6.2. El nivel de transferencia entre registros: fase de búsqueda y de ejecución
 - 6.3. La unidad de control

Cronograma

Horas totales: 77 horas

Horas presenciales: 77 horas (49.4%)

Peso total de actividades de evaluación continua:
100%

Peso total de actividades de evaluación sólo prueba final:
100%

Semana	Actividad Presencial en Aula	Actividad Presencial en Laboratorio	Otra Actividad Presencial	Actividades Evaluación
Semana 1	<p>Presentación de la asignatura, guía docente y plataforma Moodle. Tema1: Introducción a los Sistemas Digitales</p> <p>Duración: 05:00</p> <p>LM: Actividad del tipo Lección Magistral</p>			
Semana 2	<p>Tema 2: Circuitos Combinacionales</p> <p>Duración: 03:00</p> <p>LM: Actividad del tipo Lección Magistral</p> <p>Ejercicios y problemas del tema 2: Circuitos combinacionales</p> <p>Duración: 02:00</p> <p>PR: Actividad del tipo Clase de Problemas</p>			
Semana 3	<p>Tema 2: Circuitos combinacionales</p> <p>Duración: 03:00</p> <p>LM: Actividad del tipo Lección Magistral</p> <p>Ejercicios y problemas del tema 2: Circuitos combinacionales</p> <p>Duración: 02:00</p> <p>PR: Actividad del tipo Clase de Problemas</p>			
Semana 4	<p>Ejercicios y problemas del tema 2: Cicrcuitos combinacionales</p> <p>Duración: 02:30</p> <p>PR: Actividad del tipo Clase de Problemas</p>	<p>Introducción a la herramienta de simulación de VHDL</p> <p>Duración: 02:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Pruebas/trabajos de evaluación del tema de circuitos combinacionales</p> <p>Duración: 00:30</p> <p>OT: Otras técnicas evaluativas</p> <p>Evaluación continua</p> <p>Actividad presencial</p>
Semana 5	<p>Tema3: Sistemas aritméticos básicos</p> <p>Duración: 02:30</p> <p>LM: Actividad del tipo Lección Magistral</p>	<p>Práctica de combinacionales en VHDL</p> <p>Duración: 02:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Entrega de los resultados de simulación en VHDL de circuitos combinacionales</p> <p>Duración: 00:00</p> <p>TG: Técnica del tipo Trabajo en Grupo</p> <p>Evaluación continua y sólo prueba final</p> <p>Actividad presencial</p> <p>Test de la primera práctica de VHDL</p> <p>Duración: 00:30</p> <p>EP: Técnica del tipo Examen de Prácticas</p> <p>Evaluación continua y sólo prueba final</p> <p>Actividad presencial</p>

Semana 6	<p>Ejercicios y problemas del tema 3: Sistemas aritméticos básicos</p> <p>Duración: 03:00</p> <p>PR: Actividad del tipo Clase de Problemas</p> <p>Tema3: Sistemas aritméticos básicos</p> <p>Duración: 02:00</p> <p>LM: Actividad del tipo Lección Magistral</p>			
Semana 7	<p>Tema3: Sistemas aritméticos básicos</p> <p>Duración: 01:30</p> <p>LM: Actividad del tipo Lección Magistral</p> <p>Ejercicios y problemas del tema 3: Sistemas aritméticos básicos</p> <p>Duración: 03:00</p> <p>PR: Actividad del tipo Clase de Problemas</p>			<p>Pruebas/trabajos de evaluación del tema de circuitos aritméticos</p> <p>Duración: 00:30</p> <p>OT: Otras técnicas evaluativas</p> <p>Evaluación continua</p> <p>Actividad presencial</p>
Semana 8	<p>Tema 4: Registro de la información</p> <p>Duración: 03:00</p> <p>LM: Actividad del tipo Lección Magistral</p>			<p>Examen parcial</p> <p>Duración: 02:00</p> <p>EX: Técnica del tipo Examen Escrito</p> <p>Evaluación continua</p> <p>Actividad presencial</p>
Semana 9	<p>Tema 4: Registro de la información</p> <p>Duración: 02:30</p> <p>LM: Actividad del tipo Lección Magistral</p> <p>Ejercicios y problemas del tema 4: Registro de la información</p> <p>Duración: 02:00</p> <p>PR: Actividad del tipo Clase de Problemas</p>			<p>Pruebas/trabajos de evaluación del tema de registro de la información</p> <p>Duración: 00:30</p> <p>OT: Otras técnicas evaluativas</p> <p>Evaluación continua</p> <p>Actividad presencial</p>
Semana 10	<p>Tema 5: Sistemas Secuenciales Síncronos</p> <p>Duración: 03:00</p> <p>LM: Actividad del tipo Lección Magistral</p>	<p>Práctica de registros en VHDL</p> <p>Duración: 02:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 11	<p>Tema 5: Sistemas secuenciales síncronos</p> <p>Duración: 02:30</p> <p>LM: Actividad del tipo Lección Magistral</p>	<p>Práctica de registros en VHDL</p> <p>Duración: 02:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Entrega de los resultados de simulación en VHDL de registros</p> <p>Duración: 00:00</p> <p>TG: Técnica del tipo Trabajo en Grupo</p> <p>Evaluación continua y sólo prueba final</p> <p>Actividad presencial</p> <p>Test de la segunda práctica de VHDL</p> <p>Duración: 00:30</p> <p>EP: Técnica del tipo Examen de Prácticas</p> <p>Evaluación continua y sólo prueba final</p> <p>Actividad presencial</p>

Semana 12	<p>Ejercicios y problemas del tema 5: Sistemas secuenciales síncronos</p> <p>Duración: 02:30</p> <p>PR: Actividad del tipo Clase de Problemas</p>	<p>Práctica de secuenciales en VHDL</p> <p>Duración: 02:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Pruebas/trabajos de evaluación del tema de sistemas secuenciales</p> <p>Duración: 00:30</p> <p>OT: Otras técnicas evaluativas</p> <p>Evaluación continua</p> <p>Actividad presencial</p>
Semana 13	<p>Tema 6: Introducción a los computadores</p> <p>Duración: 03:00</p> <p>LM: Actividad del tipo Lección Magistral</p>	<p>Práctica de secuenciales en VHDL</p> <p>Duración: 02:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 14	<p>Ejercicios y problemas del tema 6: Introducción a los computadores</p> <p>Duración: 02:30</p> <p>PR: Actividad del tipo Clase de Problemas</p>	<p>Práctica de secuenciales en VHDL</p> <p>Duración: 02:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Entrega de los resultados de simulación en VHDL de circuitos secuenciales</p> <p>Duración: 00:00</p> <p>TG: Técnica del tipo Trabajo en Grupo</p> <p>Evaluación continua y sólo prueba final</p> <p>Actividad presencial</p> <p>Test de la tercera práctica de VHDL</p> <p>Duración: 00:30</p> <p>EP: Técnica del tipo Examen de Prácticas</p> <p>Evaluación continua y sólo prueba final</p> <p>Actividad presencial</p>
Semana 15	<p>Tema 6: Introducción a los computadores</p> <p>Duración: 02:30</p> <p>LM: Actividad del tipo Lección Magistral</p> <p>Ejercicios y problemas del tema 6: Introducción a los computadores</p> <p>Duración: 02:00</p> <p>PR: Actividad del tipo Clase de Problemas</p>			<p>Pruebas/trabajos de evaluación del tema de introducción a los computadores</p> <p>Duración: 00:30</p> <p>OT: Otras técnicas evaluativas</p> <p>Evaluación continua</p> <p>Actividad presencial</p>
Semana 16				<p>Examen parcial</p> <p>Duración: 02:00</p> <p>EX: Técnica del tipo Examen Escrito</p> <p>Evaluación continua</p> <p>Actividad presencial</p>
Semana 17				<p>Examen final</p> <p>Duración: 03:00</p> <p>EX: Técnica del tipo Examen Escrito</p> <p>Evaluación sólo prueba final</p> <p>Actividad presencial</p>

Nota.- El cronograma sigue una planificación teórica de la asignatura que puede sufrir modificaciones durante el curso.

Nota 2.- Para poder calcular correctamente la dedicación de un alumno, la duración de las actividades que se repiten en el tiempo (por ejemplo, subgrupos de prácticas") únicamente se indican la primera vez que se definen.

Actividades de Evaluación

Semana	Descripción	Duración	Tipo evaluación	Técnica evaluativa	Presencial	Peso	Nota mínima	Competencias evaluadas
4	Pruebas/trabajos de evaluación del tema de circuitos combinatoriales	00:30	Evaluación continua	OT: Otras técnicas evaluativas	Sí	4%		Ce 2, Ce 10, CG-1/21, CG-19, CG-6, CG-5
5	Entrega de los resultados de simulación en VHDL de circuitos combinatoriales	00:00	Evaluación continua y sólo prueba final	TG: Técnica del tipo Trabajo en Grupo	Sí	1.5%		CG-6, CG-1/21, CG-19, CG-5, Ce 2, Ce 10
5	Test de la primera práctica de VHDL	00:30	Evaluación continua y sólo prueba final	EP: Técnica del tipo Examen de Prácticas	Sí	3.5%		CG-1/21, Ce 2, Ce 10, CG-19, CG-6, CG-5
7	Pruebas/trabajos de evaluación del tema de circuitos aritméticos	00:30	Evaluación continua	OT: Otras técnicas evaluativas	Sí	4%		Ce 2, Ce 10, CG-1/21, CG-19, CG-6, CG-5
8	Examen parcial	02:00	Evaluación continua	EX: Técnica del tipo Examen Escrito	Sí	30%		Ce 2, CG-1/21, CG-19, CG-6, CG-5, Ce 10
9	Pruebas/trabajos de evaluación del tema de registro de la información	00:30	Evaluación continua	OT: Otras técnicas evaluativas	Sí	4%		Ce 2, Ce 10, CG-1/21, CG-19, CG-6, CG-5
11	Entrega de los resultados de simulación en VHDL de registros	00:00	Evaluación continua y sólo prueba final	TG: Técnica del tipo Trabajo en Grupo	Sí	1.8%		Ce 10, CG-1/21, CG-19, Ce 2, CG-6, CG-5
11	Test de la segunda práctica de VHDL	00:30	Evaluación continua y sólo prueba final	EP: Técnica del tipo Examen de Prácticas	Sí	4.2%		CG-1/21, CG-19, CG-6, CG-5, Ce 2, Ce 10
12	Pruebas/trabajos de evaluación del tema de sistemas secuenciales	00:30	Evaluación continua	OT: Otras técnicas evaluativas	Sí	4%		Ce 2, Ce 10, CG-1/21, CG-19, CG-6, CG-5
14	Entrega de los resultados de simulación en VHDL de circuitos secuenciales	00:00	Evaluación continua y sólo prueba final	TG: Técnica del tipo Trabajo en Grupo	Sí	2.7%		CG-6, CG-5, Ce 2, Ce 10, CG-19
14	Test de la tercera práctica de VHDL	00:30	Evaluación continua y sólo prueba final	EP: Técnica del tipo Examen de Prácticas	Sí	6.3%		Ce 2, Ce 10, CG-1/21, CG-19, CG-6, CG-5
15	Pruebas/trabajos de evaluación del tema de introducción a los computadores	00:30	Evaluación continua	OT: Otras técnicas evaluativas	Sí	4%		Ce 2, Ce 10, CG-1/21, CG-19, CG-6, CG-5
16	Examen parcial	02:00	Evaluación continua	EX: Técnica del tipo Examen Escrito	Sí	30%		CG-6, CG-19, Ce 2, Ce 10, CG-1/21, CG-5
17	Examen final	03:00	Evaluación sólo prueba final	EX: Técnica del tipo Examen Escrito	Sí	80%		CG-6, CG-19, Ce 2, Ce 10, CG-1/21, CG-5

Criterios de Evaluación

La asignatura se impartirá asimismo en inglés. El grupo de inglés necesitará un mínimo de 25 alumnos matriculados en él para impartirse y se impartirá a un máximo de 50 alumnos. Se hará especial hincapié en la parte de VHDL. Se considerarán las prácticas y la evaluación continua como un único bloque indivisible, que constituirá el 40% de la nota final de la asignatura. Como en los demás grupos un 30% de la asignatura vendrá dado por el examen del primer parcial y el otro 30% por el examen del segundo parcial, siendo los exámenes comunes (salvo por el hecho de que se realizarán en inglés). El mayor hincapié en VHDL se concretará en la realización de las siguientes prácticas (a su lado se indica su porcentaje en la nota final de la asignatura):

Práctica de circuitos combinatoriales: 4%

Realización de la unidad aritmético/lógica vista en las clases de teoría: 5%

Realización de una controladora de Ethernet simplificada: 7%

Realización de la unidad de control de una CPU elemental: 8%

Además se realizará un test sobre las dos primeras prácticas con un peso del 6% y un test sobre las dos segundas con un peso del 10%, lo que completa el 40% asignado a la parte de prácticas/evaluación continua.

Salvo para los alumnos de "sólo examen final" la nota final de la asignatura vendrá dada por:

Nota Final = 30% Examen del Primer Parcial + 30% Examen del Segundo Parcial + 40% Notas de curso

Para los alumnos que no son ni del grupo de inglés, ni que escojan la opción de "sólo examen final", el porcentaje debido a las Notas de curso se calcula de la siguiente forma:

$40\% \text{ Notas de curso} = 20\% \text{ Evaluación continua} + 20\% \text{ Prácticas}$

La nota de evaluación continua se obtendrá mediante pruebas y/o trabajos que se propongan en cada grupo sobre cada tema, excepto el primero. La contribución de cada una de las cinco pruebas y/o trabajos supone un 4% de la nota final. La nota de prácticas vendrá dada por la realización del desarrollo y test de tres prácticas, cuyas contribuciones a la nota final serán:

Primera práctica: Elaboración y entrega 1,5%; examen: 3,5%; Total 5%

Segunda práctica: Elaboración y entrega 1,8%; examen 4,2%; Total 6%

Tercera práctica: Elaboración y entrega 2,7%; examen 6,3%; Total 9%

El desarrollo de las prácticas supone por tanto un 30% de la nota de las mismas y los exámenes un 70%.

La asignatura se superará cuando se obtengan 5 o más puntos sobre un total de 10, según los porcentajes indicados en la anteriormente. No existe ninguna nota mínima que sea necesario sacar en ninguna de las partes que componen la asignatura para lograr aprobarla en su conjunto, **si bien es obligatorio realizar absolutamente todas las prácticas**, independientemente del idioma de impartición escogido, y tanto para la opción de "sólo examen final" como para la opción de evaluación continua.

En cualquier caso, siempre se guardarán las prácticas de la asignatura para cursos posteriores, si la calificación final de las mismas es mayor o igual que 5 puntos sobre 10. **Sin embargo, optar por la opción de impartición en inglés supone renunciar voluntariamente a la calificación de las prácticas de cursos anteriores, en caso de no haberlas aprobado anteriormente en la propia opción de impartición en inglés.**

Las opciones de evaluación continua y "sólo examen final" son excluyentes entre sí. Asimismo, las opciones impartición en inglés y "sólo examen final" son excluyentes entre sí, en caso de no haber aprobado las prácticas previamente en la propia opción de impartición en inglés. Si se desea escoger la opción de "sólo examen final", es preciso comunicarlo por medio de una instancia al coordinador de la asignatura dentro del plazo de las dos primeras semanas de impartición de la asignatura. La instancia deberá contener todos los datos del solicitante y venir firmada por el mismo.

En la convocatoria extraordinaria, independientemente del idioma escogido para la impartición de la asignatura, la nota final de la convocatoria será:

Nota Convocatoria Extraordinaria = 80% Examen + 20% Prácticas

En caso de haberse aprobado las prácticas en la convocatoria ordinaria, se guardará la nota de prácticas de dicha convocatoria para la extraordinaria. En caso de no tenerlas aprobadas, se deberá realizar un examen de prácticas que será el 70% de la nota de prácticas. El otro 30% será la nota obtenida en la realización de las prácticas durante el desarrollo del curso. Cada alumno se examinará de las prácticas que haya desarrollado y los exámenes serán en el idioma de impartición que se haya escogido. En cualquier caso, los alumnos podrán presentar en la convocatoria extraordinaria aquellas prácticas que no hubiesen realizado, o en las que hubiesen resultados suspensos.

La calificación de los alumnos de "sólo examen final" en la convocatoria ordinaria se rige por normas similares a las de la convocatoria extraordinaria: la nota es un 80% Examen + 20% Prácticas, y la nota de prácticas se calcula de la misma forma



que en la convocatoria extraordinaria.

Recursos Didácticos

Descripción	Tipo	Observaciones
Fundamentos de Sistemas Digitales. T.L. Floyd; Pearson Education 2006	Bibliografía	Texto general
Sistemas Digitales. A. Lloris, A. Prieto y L. Parrilla; McGraw-Hill, 2003	Bibliografía	Texto adicional
VHDL. Lenguaje para síntesis y modelado de circuitos. F. Pardo y J. Boluda; Ed. Rama 2003	Bibliografía	Texto VHDL
Diseño de Sistemas Digitales con VHDL. S.A. Pérez, E. Soto y S. Fernández; Ed. Thomson2003	Bibliografía	Texto adicional VHDL
Fundamentals of Digital Logic with VHDL Design. S. Brown and Z. Vranesic; McGraw-Hill 2009	Bibliografía	Texto en inglés
http://tamarisco.datsi.fi.upm.es/ASIGNATURAS/SD/	Recursos web	Página web de la asignatura
https://moodle.upm.es/titulaciones/oficiales/	Recursos web	Plataforma Moodle

Otra Información

ADVERTENCIA

Los derechos y deberes de los estudiantes universitarios están desarrollados en los Estatutos de la Universidad Politécnica de Madrid (BOCM de 15 de noviembre de 2010) y el Estatuto del Estudiante Universitario (RD 1791/2010 de 30 de diciembre). El artículo 124 a) de los Estatutos de la UPM fija como deber del estudiante ... **"Seguir con responsabilidad y aprovechamiento el proceso de formación, adquisición de conocimientos, y aprendizaje correspondiente a su condición de universitario"**... y el artículo 13 del Estatuto del Estudiante Universitario, en el punto d) especifica también como deber del estudiante universitario: **"abstenerse de la utilización o cooperación en procedimientos fraudulentos en las pruebas de evaluación, en los trabajos que se realicen o en documentos oficiales de la universidad"**. En el caso de que en el desarrollo de las pruebas de evaluación se aprecie el incumplimiento de los deberes como estudiante universitario, el coordinador de la asignatura podrá ponerlo en conocimiento del Director o Decano del Centro, que de acuerdo con lo establecido en artículo 74 (n) de los Estatutos de la UPM tiene competencias para **"Proponer la iniciación del procedimiento disciplinario a cualquier miembro de la Escuela o Facultad, por propia iniciativa o a instancia de la Comisión de Gobierno"** al Rector, en los términos previstos en los estatutos y normas de aplicación.