

ANX-PR/CL/001-01
GUÍA DE APRENDIZAJE

ASIGNATURA

Lenguajes y herramientas de diseño digital

CURSO ACADÉMICO - SEMESTRE

2016-17 - Primer semestre

Datos Descriptivos

Nombre de la Asignatura	Lenguajes y herramientas de diseño digital
Titulación	05AN - Master Universitario en Electronica Industrial
Centro responsable de la titulación	Escuela Técnica Superior de Ingenieros Industriales
Semestre/s de impartición	Primer semestre
Carácter	Optativa
Código UPM	53001124
Nombre en inglés	Lenguajes y herramientas de diseño digital

Datos Generales

Créditos	4.5	Curso	1
Curso Académico	2016-17	Período de impartición	Septiembre-Enero
Idioma de impartición	Castellano	Otros idiomas de impartición	

Requisitos Previos Obligatorios

Asignaturas Previas Requeridas

El plan de estudios Master Universitario en Electronica Industrial no tiene definidas asignaturas previas superadas para esta asignatura.

Otros Requisitos

El plan de estudios Master Universitario en Electronica Industrial no tiene definidos otros requisitos para esta asignatura.

Conocimientos Previos

Asignaturas Previas Recomendadas

El coordinador de la asignatura no ha definido asignaturas previas recomendadas.

Otros Conocimientos Previos Recomendados

Electrónica Digital, Microelectrónica, VHDL, etc

Competencias

CE6 - Ser capaz de desarrollar un proyecto de diseño de un sistema electrónico identificando sus principales retos; mediante un circuito integrado, microprocesador o soluciones mixtas. Metodología empleada, análisis del problema, técnica de diseño, implementación y pruebas. Entender la problemática de las perturbaciones electromagnéticas y los principios técnicos de su protección en el diseño de un sistema electrónico.

Resultados de Aprendizaje

RA1 - En esta asignatura los estudiantes adquirirán conocimientos específicos para la concepción y diseño de circuitos integrados digitales. Desde la especificación y simulación del sistema a muy alto nivel como la simulación y síntesis en circuitos integrados del mismo. Para ello, se propone el estudio y aprendizaje de dos de los lenguajes más extendidos para estos fines: SystemC (Alto nivel) y VHDL (síntesis e integración); lo que permitirá abordar al alumno el diseño e implementación de sistemas complejos

RA3 - Capacidad de diseño de sistemas complejos

RA13 - Manejo de herramientas de diseño HW: Xilinx EDK y SDK

Profesorado

Profesorado

Nombre	Despacho	e-mail	Tutorías
Moreno Gonzalez, Felix Antonio (Coordinador/a)	Laboratorio	felix.moreno@upm.es	L - 16:00 - 17:00 M - 16:00 - 17:00 J - 16:00 - 17:00

Nota.- Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

Personal Investigador en Formación o Similar

Nombre	e-mail	Profesor Responsable
Villaverde San Jose, Monica	monica.villaverde@upm.es	Moreno Gonzalez, Felix Antonio

Profesorado Externo

Nombre	e-mail	Centro de procedencia
Aledo Ortega, David	david.aledo@upm.es	Centro de Electrónica Industrial

Descripción de la Asignatura

Asignatura de orientación eminentemente práctica. Todo el proceso de aprendizaje por parte del alumno se realiza (salvo unas clases teóricas iniciales) alrededor de un proyecto de ingeniería práctico. Este proyecto es llevado a cabo en equipos de 2 ó 3 alumnos por equipo de diseño.

Temario

1. 1.- Introducción: Evolución y estado del arte actual de los circuitos y sistemas electrónicos integrados
2. 2.- Herramientas y tecnologías para el diseño de circuitos integrados: Simulación y síntesis
3. 3.- Diseño de circuitos integrados digitales: Lenguaje VHDL, arquitecturas digitales avanzadas
4. 4.- Descripción de muy alto nivel de sistemas: SystemC, descripciones RTL
5. 5.- Primitivas de muy alto nivel en SystemC para sincronización de procesos: FIFO, Mutex, semáforos, etc
6. 6.- Manejo de procesos en SystemC

Cronograma

Horas totales: 53 horas

Horas presenciales: 53 horas (45.3%)

Peso total de actividades de evaluación continua:
100%

Peso total de actividades de evaluación sólo prueba final:
100%

Semana	Actividad Presencial en Aula	Actividad Presencial en Laboratorio	Otra Actividad Presencial	Actividades Evaluación
Semana 1	<p>Introducción: Evolución y estado del arte actual de los circuitos y sistemas electrónicos integrados</p> <p>Duración: 03:00</p> <p>LM: Actividad del tipo Lección Magistral</p>			
Semana 2	<p>Herramientas y tecnologías para el diseño de circuitos integrados: Simulación y síntesis (50%)</p> <p>Duración: 01:30</p> <p>LM: Actividad del tipo Lección Magistral</p> <p>Herramientas y tecnologías para el diseño de circuitos integrados: Simulación y síntesis (50%)</p> <p>Duración: 01:30</p> <p>LM: Actividad del tipo Lección Magistral</p>	<p>Herramientas y tecnologías para el diseño de circuitos integrados: Simulación y síntesis (50%)</p> <p>Duración: 01:30</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Herramientas y tecnologías para el diseño de circuitos integrados: Simulación y síntesis (50%)</p> <p>Duración: 01:30</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 3	<p>Herramientas y tecnologías para el diseño de circuitos integrados: Simulación y síntesis (50%)</p> <p>Duración: 01:30</p> <p>LM: Actividad del tipo Lección Magistral</p>	<p>Herramientas y tecnologías para el diseño de circuitos integrados: Simulación y síntesis (50%)</p> <p>Duración: 01:30</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 4	<p>Herramientas y tecnologías para el diseño de circuitos integrados: Simulación y síntesis (50%)</p> <p>Duración: 01:30</p> <p>LM: Actividad del tipo Lección Magistral</p>	<p>Herramientas y tecnologías para el diseño de circuitos integrados: Simulación y síntesis (50%)</p> <p>Duración: 01:30</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 5	<p>Herramientas y tecnologías para el diseño de circuitos integrados: Simulación y síntesis (50%)</p> <p>Duración: 01:30</p> <p>LM: Actividad del tipo Lección Magistral</p>	<p>Herramientas y tecnologías para el diseño de circuitos integrados: Simulación y síntesis (50%)</p> <p>Duración: 01:30</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 6	<p>Herramientas y tecnologías para el diseño de circuitos integrados: Simulación y síntesis (50%)</p> <p>Duración: 01:30</p> <p>LM: Actividad del tipo Lección Magistral</p>	<p>Herramientas y tecnologías para el diseño de circuitos integrados: Simulación y síntesis (50%)</p> <p>Duración: 01:30</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 7		<p>Diseño de circuitos integrados digitales: Lenguaje VHDL, arquitecturas digitales avanzadas</p> <p>Duración: 03:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		

Semana 8		<p>Diseño de circuitos integrados digitales: Lenguaje VHDL, arquitecturas digitales avanzadas</p> <p>Duración: 01:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Descripción de muy alto nivel de sistemas: SystemC, descripciones RTL</p> <p>Duración: 01:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Revisión del estado del trabajo de curso</p> <p>Duración: 01:00</p> <p>OT: Otras técnicas evaluativas</p> <p>Evaluación continua</p> <p>Actividad presencial</p>
Semana 9		<p>Descripción de muy alto nivel de sistemas: SystemC, descripciones RTL</p> <p>Duración: 01:30</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Primitivas de muy alto nivel en SystemC para sincronización de procesos: FIFO, Mutex, semáforos, etc</p> <p>Duración: 01:30</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 10		<p>Primitivas de muy alto nivel en SystemC para sincronización de procesos: FIFO, Mutex, semáforos, etc</p> <p>Duración: 03:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 11		<p>Primitivas de muy alto nivel en SystemC para sincronización de procesos: FIFO, Mutex, semáforos, etc</p> <p>Duración: 03:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 12		<p>Primitivas de muy alto nivel en SystemC para sincronización de procesos: FIFO, Mutex, semáforos, etc</p> <p>Duración: 01:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Manejo de procesos en SystemC</p> <p>Duración: 02:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 13		<p>Manejo de procesos en SystemC</p> <p>Duración: 03:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 14		<p>Manejo de procesos en SystemC</p> <p>Duración: 03:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 15			<p>Libre acceso al laboratorio</p> <p>Duración: 03:00</p> <p>OT: Otras actividades formativas</p>	

Semana 16			<p>Libre acceso al laboratorio Duración: 03:00 OT: Otras actividades formativas</p>	
Semana 17				<p>Prueba y defensa del trabajo/Examen de la asignatura Duración: 02:00 OT: Otras técnicas evaluativas Evaluación continua y sólo prueba final Actividad presencial</p>

Nota.- El cronograma sigue una planificación teórica de la asignatura que puede sufrir modificaciones durante el curso.

Nota 2.- Para poder calcular correctamente la dedicación de un alumno, la duración de las actividades que se repiten en el tiempo (por ejemplo, subgrupos de prácticas") únicamente se indican la primera vez que se definen.

Actividades de Evaluación

Semana	Descripción	Duración	Tipo evaluación	Técnica evaluativa	Presencial	Peso	Nota mínima	Competencias evaluadas
8	Revisión del estado del trabajo de curso	01:00	Evaluación continua	OT: Otras técnicas evaluativas	Sí		5 / 10	
17	Prueba y defensa del trabajo/Examen de la asignatura	02:00	Evaluación continua y sólo prueba final	OT: Otras técnicas evaluativas	Sí	100%	5 / 10	CE6

Criterios de Evaluación

Para la evaluación de la asignatura los equipos de trabajo formado por los alumnos habrán de entregar una memoria técnica del proyecto y defenderán sus decisiones de diseño e implementación ante el profesor, así como los fallos o errores no solucionados pero analizados con rigor y profesionalidad. Si no fuera alcanzada la calidad mínima necesaria en el trabajo, los alumnos podrán optar a mejorar su calificación con un examen escrito tradicional sobre conceptos teóricos. En ningún caso el resultado de este examen influirá negativamente en la calificación final.

Recursos Didácticos

Descripción	Tipo	Observaciones
Xilinx Design Suite	Otros	Herramienta de diseño de circuitos integrados (FPGA): Simulación y Síntesis
Vivado System Design	Otros	Simulación y Síntesis de Alto Nivel