

ANX-PR/CL/001-01
GUÍA DE APRENDIZAJE

ASIGNATURA

Electronica digital

CURSO ACADÉMICO - SEMESTRE

2016-17 - Primer semestre

Datos Descriptivos

Nombre de la Asignatura	Electronica digital
Titulación	05TI - Grado en Ingeniería en Tecnologías Industriales
Centro responsable de la titulación	Escuela Técnica Superior de Ingenieros Industriales
Semestre/s de impartición	Séptimo semestre
Módulos	Especialidad
Materias	Automatica-electronica
Carácter	Optativa
Código UPM	55000104
Nombre en inglés	Digital electronics

Datos Generales

Créditos	3	Curso	4
Curso Académico	2016-17	Período de impartición	Septiembre-Enero
Idioma de impartición	Castellano	Otros idiomas de impartición	

Requisitos Previos Obligatorios

Asignaturas Previas Requeridas

El plan de estudios Grado en Ingeniería en Tecnologías Industriales no tiene definidas asignaturas previas superadas para esta asignatura.

Otros Requisitos

El plan de estudios Grado en Ingeniería en Tecnologías Industriales no tiene definidos otros requisitos para esta asignatura.

Conocimientos Previos

Asignaturas Previas Recomendadas

El coordinador de la asignatura no ha definido asignaturas previas recomendadas.

Otros Conocimientos Previos Recomendados

El coordinador de la asignatura no ha definido otros conocimientos previos recomendados.

Competencias

CE21A - Conocimiento de los fundamentos y aplicaciones de la electrónica digital y microprocesadores.

CE24A - Capacidad para diseñar sistemas electrónicos analógicos, digitales y de potencia.

CG1 - Conocer y aplicar conocimientos de ciencias y tecnologías básicas a la práctica de la Ingeniería Industrial.

CG10 - Capacidad para generar nuevas ideas (Creatividad).

CG2 - Poseer capacidad para diseñar, desarrollar, implementar, gestionar y mejorar productos, sistemas y procesos en los distintos ámbitos industriales, usando técnicas analíticas, computacionales o experimentales apropiadas.

CG3 - Aplicar los conocimientos adquiridos para identificar, formular y resolver problemas dentro de contextos amplios y multidisciplinares, siendo capaces de integrar conocimientos, trabajando en equipos multidisciplinares.

CG5 - Saber comunicar los conocimientos y conclusiones, de forma oral, escrita y gráfica, a públicos especializados y no especializados de un modo claro y sin ambigüedades.

CG6 - Poseer habilidades de aprendizaje que permitan continuar estudiando a lo largo de la vida para su adecuado desarrollo profesional.

CG7 - Incorporar nuevas tecnologías y herramientas de la Ingeniería Industrial en sus actividades profesionales.

CG9 - Organización y planificación en el ámbito de la empresa, y otras instituciones y organizaciones de proyectos y equipos humanos.

Resultados de Aprendizaje

RA8 - Capacidad y habilidades para diseñar circuitos digitales de complejidad intermedia, a partir de bloques funcionales conocidos, combinados con máquinas de estados.

RA9 - Adquirir criterios para seleccionar las diferentes posibilidades tecnológicas de implementación de circuitos

Profesorado

Profesorado

Nombre	Despacho	e-mail	Tutorías
Torre Arnanz, Eduardo De La (Coordinador/a)		eduardo.delatorre@upm.es	
Riesgo Alcaide, Teresa		teresa.riesgo@upm.es	
Portilla Berruero, Jorge		jorge.portilla@upm.es	

Nota.- Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

Personal Investigador en Formación o Similar

Nombre	e-mail	Profesor Responsable
Rodríguez Medina, Alfonso	alfonso.rodriguez@upm.es	Torre Arnanz, Eduardo De La

Descripción de la Asignatura

MODULO 0: Información general de la asignatura	Tema 0: Información general de la asignatura
MODULO 1: VHDL	Tema 1: Introducción al VHDL. Repaso de circuitos
MODULO 2: Síntesis de circuitos secuenciales	Tema 2: Metodología de síntesis de circuitos secuenciales síncronos Tema 3: Metodología de síntesis de circuitos asíncronos
MODULO 3: Tecnologías digitales	Tema 4: Familias lógicas. Compatibilidad. Entradas/salidas especiales. Memorias
MODULO 4: Dispositivos programables	Tema 5: Dispositivos programables. PALs, PLDs y FPGAs Tema 6: Arquitecturas de FPGAs

Temario

1. Introducción al VHDL. Repaso de circuitos
2. Metodología de síntesis de circuitos secuenciales síncronos
3. Metodología de síntesis de circuitos secuenciales asíncronos
4. Familias lógicas. Compatibilidad. E/S especiales
5. Dispositivos programables: PALs, CPLDs y FPGAs
6. Arquitecturas de FPGAs

Cronograma

Horas totales: 43 horas

Horas presenciales: 43 horas (53.1%)

Peso total de actividades de evaluación continua:
100%

Peso total de actividades de evaluación sólo prueba final:
100%

Semana	Actividad Presencial en Aula	Actividad Presencial en Laboratorio	Otra Actividad Presencial	Actividades Evaluación
Semana 1	Presentación asignatura Duración: 02:00 LM: Actividad del tipo Lección Magistral			
Semana 2	VHDL y repaso asignatura Duración: 02:00 LM: Actividad del tipo Lección Magistral			
Semana 3	VHDL y repaso asignatura Duración: 02:00 LM: Actividad del tipo Lección Magistral			
Semana 4	VHDL y repaso asignatura Duración: 02:00 LM: Actividad del tipo Lección Magistral			
Semana 5	VHDL y repaso asignatura Duración: 02:00 LM: Actividad del tipo Lección Magistral	Curso de manejo de las herramientas de diseño Duración: 03:00 AC: Actividad del tipo Acciones Cooperativas		
Semana 6	Síntesis de circuitos secuenciales. Duración: 02:00 LM: Actividad del tipo Lección Magistral	Práctica 1 de laboratorio. Diseño sencillo Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio		
Semana 7	Problemas de síntesis de circuitos secuenciales Duración: 02:00 PR: Actividad del tipo Clase de Problemas			
Semana 8	Problemas de síntesis de circuitos secuenciales Duración: 02:00 PR: Actividad del tipo Clase de Problemas	Práctica 2. Diseño y simulación sobre FPGA Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio		
Semana 9	Problemas de síntesis de circuitos secuenciales Duración: 01:30 PR: Actividad del tipo Clase de Problemas Enunciado del trabajo/diseño Duración: 00:30 AC: Actividad del tipo Acciones Cooperativas			
Semana 10	Síntesis de circuitos secuenciales asíncronos Duración: 02:00 LM: Actividad del tipo Lección Magistral			Examen de VHDL Duración: 00:00 EX: Técnica del tipo Examen Escrito Evaluación continua Actividad presencial

Semana 11	Problemas de síntesis de circuitos secuenciales asíncronos Duración: 02:00 PR: Actividad del tipo Clase de Problemas			
Semana 12	Familias lógicas. Duración: 02:00 LM: Actividad del tipo Lección Magistral	práctica 3. Diseño complejo con máquinas de estado. Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio		
Semana 13	Familias lógicas. Duración: 02:00 LM: Actividad del tipo Lección Magistral			
Semana 14	Circuitos programables y FPGAs Duración: 02:00 LM: Actividad del tipo Lección Magistral			
Semana 15				Examen final. Parte Ev. continua Duración: 02:00 EX: Técnica del tipo Examen Escrito Evaluación continua y sólo prueba final Actividad presencial Examen final. Parte final Duración: 01:00 EX: Técnica del tipo Examen Escrito Evaluación sólo prueba final Actividad presencial
Semana 16				Revisión del trabajo Duración: 01:00 TG: Técnica del tipo Trabajo en Grupo Evaluación continua Actividad presencial
Semana 17				

Nota.- El cronograma sigue una planificación teórica de la asignatura que puede sufrir modificaciones durante el curso.

Nota 2.- Para poder calcular correctamente la dedicación de un alumno, la duración de las actividades que se repiten en el tiempo (por ejemplo, subgrupos de prácticas") únicamente se indican la primera vez que se definen.

Actividades de Evaluación

Semana	Descripción	Duración	Tipo evaluación	Técnica evaluativa	Presencial	Peso	Nota mínima	Competencias evaluadas
10	Examen de VHDL	00:00	Evaluación continua	EX: Técnica del tipo Examen Escrito	Sí	30%		CE21A, CE24A
15	Examen final. Parte Ev. continua	02:00	Evaluación continua y sólo prueba final	EX: Técnica del tipo Examen Escrito	Sí	50%	4 / 10	CE21A, CE24A, CG7, CG1, CG5
15	Examen final. Parte final	01:00	Evaluación sólo prueba final	EX: Técnica del tipo Examen Escrito	Sí	50%		CE21A, CE24A, CG2, CG1, CG10
16	Revisión del trabajo	01:00	Evaluación continua	TG: Técnica del tipo Trabajo en Grupo	Sí	20%		CG2, CG7, CG10

Criterios de Evaluación

El trabajo se evalúa mediante una revisión de una hora por cada grupo de dos alumnos, en la que presentan el trabajo de cara a evaluar creatividad y expresión oral, fundamentalmente. Es posible sacar más de un diez en función de la creatividad y sencillez y originalidad del diseño.

Recursos Didácticos

Descripción	Tipo	Observaciones
Transparencias de clase	Recursos web	Transparencias de clase
Placas y SW de diseño con FPGAs	Equipamiento	Placas Spartan-3 para trabajos y prácticas de laboratorio
SW de diseño versión estudiante	Otros	Misma versión que el SW usado en el laboratorio, pero en versión estudiante