



POLITÉCNICA

CAMPUS  
DE EXCELENCIA  
INTERNACIONAL

PROCESO DE  
COORDINACIÓN DE LAS  
ENSEÑANZAS PR/CL/001



E.T.S. de Ingenieros  
Industriales

# ANX-PR/CL/001-01

## GUÍA DE APRENDIZAJE

### ASIGNATURA

**53001879 - Design of embedded systems**

### PLAN DE ESTUDIOS

05AZ - Master universitario en ingeniería industrial

### CURSO ACADÉMICO Y SEMESTRE

2017/18 - Segundo semestre

## Índice

---

### Guía de Aprendizaje

1. Datos descriptivos.....	1
2. Profesorado.....	1
3. Conocimientos previos recomendados.....	2
4. Competencias y resultados de aprendizaje.....	2
5. Descripción de la asignatura y temario.....	3
6. Cronograma.....	4
7. Actividades y criterios de evaluación.....	6
8. Recursos didácticos.....	7

## 1. Datos descriptivos

### 1.1. Datos de la asignatura

<b>Nombre de la asignatura</b>	53001879 - Design of embedded systems
<b>No de créditos</b>	3 ECTS
<b>Carácter</b>	Optativa
<b>Curso</b>	Primer curso
<b>Semestre</b>	Segundo semestre
<b>Período de impartición</b>	Febrero-Junio
<b>Idioma de impartición</b>	Castellano
<b>Titulación</b>	05AZ - Master universitario en ingeniería industrial
<b>Centro en el que se imparte</b>	Escuela Técnica Superior de Ingenieros Industriales
<b>Curso académico</b>	2017-18

## 2. Profesorado

### 2.1. Profesorado implicado en la docencia

<b>Nombre</b>	<b>Despacho</b>	<b>Correo electrónico</b>	<b>Horario de tutorías *</b>
Eduardo De La Torre Arnanz	CEI	eduardo.delatorre@upm.es	Sin horario.
Jose Andres Otero Marnotes (Coordinador/a)	CEI	joseandres.otero@upm.es	Sin horario. Disponible para tutorías cualquier día de la semana, en el horario de trabajo habitual. El horario de la tutoría será acordado vía e-mail.

Teresa Riesgo Alcaide		teresa.riesgo@upm.es	Sin horario.
-----------------------	--	----------------------	--------------

\* Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

## 2.2. Personal investigador en formación o similar

Nombre	Correo electrónico	Profesor responsable
Rodriguez Medina, Alfonso	alfonso.rodriquem@upm.es	Otero Marnotes, Jose Andres
,	leonardo.suriano@upm.es	Otero Marnotes, Jose Andres

## 3. Conocimientos previos recomendados

---

### 3.1. Asignaturas previas que se recomienda haber cursado

El plan de estudios Master Universitario en Ingeniería Industrial no tiene definidas asignaturas previas recomendadas para esta asignatura.

### 3.2. Otros conocimientos previos recomendados para cursar la asignatura

- Conocimientos de VHDL
- Conocimientos de arquitecturas de Microprocesadores

## 4. Competencias y resultados de aprendizaje

---

### 4.1. Competencias que adquiere el estudiante al cursar la asignatura

CB2 - Que los estudiantes sepan aplicar los conocimientos adquiridos y su capacidad de resolución de problemas en entornos nuevos o poco conocidos dentro de contextos más amplios (o multidisciplinares) relacionados con su área de estudio;

CB4 - Que los estudiantes sepan comunicar sus conclusiones y los conocimientos y razones últimas que las sustentan a públicos especializados y no especializados de un modo claro y sin ambigüedades;

CB5 - Que los estudiantes posean las habilidades de aprendizaje que les permitan continuar estudiando de un modo que habrá de ser en gran medida autodirigido o autónomo.

CT1 - Uso de la lengua inglesa

CT2 - Liderazgo de equipos

CT3 - Creatividad

## 4.2. Resultados del aprendizaje al cursar la asignatura

RA75 - RA1. Capacidad de Crear, Diseñar, Implementar y Operar un sistema electrónico

## 5. Descripción de la asignatura y temario

---

### 5.1. Descripción de la asignatura

En esta asignatura se aborda la problemática del diseño de sistemas embebidos desde un doble punto de vista. Por un lado se tratan la implementación de plataformas HW para sistemas embebidos sobre FPGAs, incluyendo las comunicaciones en chip, el desarrollo de aceleradores hardware de propósito específico y las técnicas de depuración. Por otro lado se tratan los sistemas operativos embebidos, que son componentes fundamentales de los diseños actuales. Se pondrá especial énfasis en los sistemas en tiempo real. Se seguirá un enfoque eminentemente práctico, basado en el uso de herramientas de diseño actuales (p.ej. Vivado), que permitan obtener sistemas mixtos con HW a la medida y su SW asociado, que se implementan sobre un SoPC (p.ej. Zynq).

### 5.2. Temario de la asignatura

1. Embedded Computing Platforms
  - 1.1. System on Programmable Chip (SoPCs)
  - 1.2. On-chip Communications: Buses and Networks on Chip
  - 1.3. High-Level Synthesis Tools for Custom IP Creation
  - 1.4. Run-time SW/HW Debugging Techniques
2. Embedded Operating Systems
  - 2.1. Operating Systems Overview
  - 2.2. Linux for Embedded Systems
3. Real-Time Embedded Systems
  - 3.1. Real-time Systems & Scheduling
  - 3.2. Real-time Operating Systems

## 6. Cronograma

### 6.1. Cronograma de la asignatura \*

Sem	Actividad presencial en aula	Actividad presencial en laboratorio	Otra actividad presencial	Actividades de evaluación
1	<b>Introduction to Embedded System Design</b> Duración: 01:00 LM: Actividad del tipo Lección Magistral  <b>System on Programmable Chip (SoPCs)</b> Duración: 01:00 LM: Actividad del tipo Lección Magistral			
2	<b>System on Programmable Chip (SoPCs)</b> Duración: 01:00 LM: Actividad del tipo Lección Magistral			
3		<b>Introduction to Vivado: Basic SoPC Design</b> Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
4	<b>On-chip Communications: Buses and Networks on Chip</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral			
5		<b>Custom IP Design and Integration</b> Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		<b>#Homework 1: Design of a System using Timers and Interrupts with Vivado</b> TI: Técnica del tipo Trabajo Individual Evaluación continua Duración: 06:00
6		<b>Design of a Custom IP with Xilinx HLS</b> Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
7	<b>High-Level Synthesis Tools for Custom IP Creation</b> Duración: 03:00 LM: Actividad del tipo Lección Magistral			
8	<b>Run-time SW/HW Debugging Techniques</b> Duración: 01:30 LM: Actividad del tipo Lección Magistral	<b>SW/HW Debugging with VIVADO</b> Duración: 01:30 PL: Actividad del tipo Prácticas de Laboratorio		<b>#Homework 2: Scheduling and Allocation of Algorithms</b> TI: Técnica del tipo Trabajo Individual Evaluación continua Duración: 04:00
9	<b>Operating Systems Overview</b> Duración: 03:00 LM: Actividad del tipo Lección Magistral			

10		<b>Embedded Linux for Zynq</b> Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio		
11	<b>Real-time Systems &amp; Scheduling</b> Duración: 03:00 LM: Actividad del tipo Lección Magistral			<b>#Homework 3 Integration of a Custom IP under Embedded Linux using UIO drivers</b> TI: Técnica del tipo Trabajo Individual Evaluación continua Duración: 06:00
12		<b>FreeRTOS for Zynq</b> Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio		
13				<b>Final Project: Complex HW/SW System design ith VIVADO for Zynq</b> PG: Técnica del tipo Presentación en Grupo Evaluación continua Duración: 20:00
14				
15				
16				
17				<b>Examen Final</b> EX: Técnica del tipo Examen Escrito Evaluación sólo prueba final Duración: 01:00

Las horas de actividades formativas no presenciales son aquellas que el estudiante debe dedicar al estudio o al trabajo personal.

Para el cálculo de los valores totales, se estima que por cada crédito ECTS el alumno dedicará dependiendo del plan de estudios, entre 26 y 27 horas de trabajo presencial y no presencial.

\* El cronograma sigue una planificación teórica de la asignatura y puede sufrir modificaciones durante el curso.

## 7. Actividades y criterios de evaluación

### 7.1. Actividades de evaluación de la asignatura

#### 7.1.1. Evaluación continua

Sem.	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
5	#Homework 1: Design of a System using Timers and Interrupts with Vivado	TI: Técnica del tipo Trabajo Individual	No Presencial	06:00	20%	5 / 10	CB2 CT3
8	#Homework 2: Scheduling and Allocation of Algorithms	TI: Técnica del tipo Trabajo Individual	No Presencial	04:00	10%	5 / 10	CB2 CT3
11	#Homework 3 Integration of a Custom IP under Embedded Linux using UIO drivers	TI: Técnica del tipo Trabajo Individual	No Presencial	06:00	20%	5 / 10	CB2 CT3
13	Final Project: Complex HW/SW System design with VIVADO for Zynq	PG: Técnica del tipo Presentación en Grupo	No Presencial	20:00	50%	5 / 10	CB4 CB5 CB2 CT2 CT1 CT3

#### 7.1.2. Evaluación sólo prueba final

Sem	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
17	Examen Final	EX: Técnica del tipo Examen Escrito	Presencial	01:00	100%	5 / 10	CB5 CB2 CT1 CT3

#### 7.1.3. Evaluación convocatoria extraordinaria

No se ha definido la evaluación extraordinaria.

## 7.2. Criterios de evaluación

The evaluation of the course will be based on a final written exam (50% of the final mark) and different assignments (50%) to be done by the students at home and in the lab, outside of the regular schedule for lectures. With the exam, the theoretical knowledge acquired by the students during the theoretical sessions will be evaluated. With the assignments, student must show their skills with Xilinx VIVADO and SDK, the CAD tools selected for the design of mixed HW/SW embedded systems, as well as with the Embedded Linux toolchain. Apart from three short assignments, the student will be requested to implement, on groups of two, a final complex project, dealing with the practical application of the embedded system design techniques studied throughout the course.

## 8. Recursos didácticos

### 8.1. Recursos didácticos de la asignatura

Nombre	Tipo	Observaciones
Class Slides	Bibliografía	Slides are delivered to the students in advance.
Pynq - Zynq Boards	Equipamiento	These boards will be used for all VIVADO, SDK and Linux lab courses.
Introduction to Embedded Systems, A Cyber-Physical Systems Approach	Bibliografía	Edward A. Lee and Sanjit A. Seshia, Introduction to Embedded Systems, A Cyber-Physical Systems Approach, Second Edition, MIT Press, ISBN 978-0-262-53381-2, 2017.
A Practical Introduction to Hardware/Software Codesign	Bibliografía	Patrick Schaumont, A Practical Introduction to Hardware/Software Codesign, Springer US, 2013
The Zynq Book: Embedded Processing with the Arm Cortex-A9 on the Xilinx Zynq-7000 All Programmable Soc	Bibliografía	Louise H. Crockett, Ross A. Elliot, Martin A. Enderwitz, Robert W. Stewart, The Zynq Book: Embedded Processing with the Arm Cortex-A9 on the Xilinx Zynq-7000 All Programmable Soc, Strathclyde Academic Media, UK, 2014

Embedded Operating Systems A Practical Approach Series: Undergraduate Topics in Computer Science	Bibliografía	A. Holt, C.-Y. Huang Embedded Operating Systems A Practical Approach Series: Undergraduate Topics in Computer Science, Springer-Verlag London, 978-1-4471-6602-3, 2014
---	--------------	--