



POLITÉCNICA

CAMPUS
DE EXCELENCIA
INTERNACIONAL

PROCESO DE
COORDINACIÓN DE LAS
ENSEÑANZAS PR/CL/001



E.T.S. de Ingenieros
Informaticos

ANX-PR/CL/001-01

GUÍA DE APRENDIZAJE

ASIGNATURA

105000369 - Sistemas digitales

PLAN DE ESTUDIOS

10ID - Doble Grado en Ingenieria Informatica y en Ade

CURSO ACADÉMICO Y SEMESTRE

2017-18 - Segundo semestre

Índice

Guía de Aprendizaje

1. Datos descriptivos	1
2. Profesorado	1
3. Conocimientos previos recomendados	2
4. Competencias y resultados de aprendizaje	2
5. Descripción de la asignatura y temario	3
6. Cronograma	6
7. Actividades y criterios de evaluación	10
8. Recursos didácticos	16
9. Otra información	17

1. Datos descriptivos

1.1 Datos de la asignatura

Nombre de la Asignatura	105000369 - Sistemas digitales
Nº de Créditos	6 ECTS
Carácter	Sistemas digitales
Curso	Segundo curso
Semestre	Cuarto semestre
Período de impartición	Febrero-Junio
Idioma de impartición	Castellano
Titulación	10ID - Doble Grado en Ingeniería Informática y en Ade
Centro en el que se imparte	Escuela Técnica Superior de Ingenieros Informaticos
Curso Académico	2017-18

2. Profesorado

2.1 Profesorado implicado en la docencia

Nombre	Despacho	Correo electrónico	Horario de tutorías*
M.estibaliz Martinez Izquierdo	4210	mariaestibaliz.martinez@upm.es	X - 10:00 - 13:00 J - 11:00 - 14:00
M. Victoria Rodellar Biarge	4205	maria victoria.rodellar@upm.es	M - 15:00 - 19:00 X - 15:00 - 17:00
Consuelo Gonzalo Martin	4207	consuelo.gonzalo@upm.es	M - 09:00 - 11:00 X - 09:00 - 13:00

Agustin Alvarez Marquina (Coordinador/a)	4211	agustin.alvarez@upm.es	M - 09:00 - 11:00 X - 09:00 - 11:00 J - 09:00 - 11:00
Mariano Hermida De La Rica	4208	mariano.hermida@upm.es	M - 15:15 - 17:15 X - 15:15 - 17:15 J - 15:15 - 17:15
Maria Mercedes Perez Castellanos	4207	mariamercedes.perez@upm. es	M - 10:00 - 13:00 X - 13:00 - 14:00 J - 11:00 - 13:00

* Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

3. Conocimientos previos recomendados

3.1 Asignaturas previas que se recomienda haber cursado

- Fundamentos físicos y tecnológicos de la informática

3.2 Otros conocimientos previos recomendados para cursar la asignatura

- Álgebra de Boole

4. Competencias y resultados de aprendizaje

4.1 Competencias que adquiere el estudiante al cursar la asignatura

10II-CE02 - Formalización y especificación de problemas reales cuya solución requiere el uso de la informática.

10II-CE10 - Concebir y desarrollar sistemas digitales utilizando lenguajes de descripción hardware.

10II-CG01/21 - Capacidad de resolución de problemas aplicando conocimientos de matemáticas, ciencias e ingeniería.

10II-CG05 - Capacidad de gestión de la información.

10II-CG19 - Capacidad para usar las tecnologías de la información y la comunicación.

4.2 Resultados del aprendizaje al cursar la asignatura

RA254 - Conocimiento de las partes integrantes del soporte físico de los ordenadores.

RA25 - Diseñar y analizar un sistema digital (combinacional y secuencial) y su construcción en tecnología CMOS.

RA253 - Capacidad para la resolución de problemas de análisis y diseño en el ámbito de la electrónica digital, relativos a Sistemas Digitales.

RA26 - Especificar y simular el funcionamiento de sistemas digitales mediante lenguajes de descripción hardware.

RA255 - Capacidad para diseñar, realizar experimentos e interpretar los resultados en Sistemas Digitales.

5. Descripción de la asignatura y temario

5.1 Descripción de la asignatura

La asignatura de Sistemas Digitales introduce al alumno en el diseño y realización de las unidades funcionales que componen los sistemas informáticos. Esta introducción abarca la construcción a nivel físico con componentes lógicos y de memoria, así como el nivel de simulación mediante Lenguajes de Descripción Hardware (HDL). Se comienza describiendo la funcionalidad de las puertas lógicas y los sistemas combinacionales y se continúa presentando los subsistemas clásicos destinados a la realización de operaciones aritméticas y lógicas, al almacenamiento y control de la información.

5.2 Temario de la asignatura

1. Circuitos Combinacionales

- 1.1. Introducción a los sistemas digitales
- 1.2. Funciones combinacionales. Simplificación e implementación
- 1.3. Multiplexores
- 1.4. Codificadores y decodificadores
- 1.5. Comparadores
- 1.6. Modelado de circuitos combinacionales en VHDL

2. Sistemas aritméticos básicos

- 2.1. Sistemas numéricos posicionales. Binario, octal, hexadecimal y BCD
- 2.2. Aritmética entera con signo: Signo magnitud, complemento a uno, complemento a dos. Extensión de signo
- 2.3. Semisumador y sumador completo, Sumador binario paralelo con acarreo serie
- 2.4. Sumador/restador en complemento a dos. Detección del desbordamiento
- 2.5. Ejemplo de una unidad aritmético lógica
- 2.6. Modelado de circuitos aritméticos en HDL

3. Registro de la información

- 3.1. Sistemas síncronos. Relojes
- 3.2. Almacenamiento estático de la información. Latches y biestables
- 3.3. Especificación de los biestables. Frecuencia máxima, tiempos de setup y de hold
- 3.4. Registros, pilas y contadores
- 3.5. Modelado de biestables y registros en VHDL

4. Sistemas Secuenciales Síncronos

- 4.1. Definición de sistema secuencial
- 4.2. Concepto de estado. Máquinas de estados finitos (FSM)
- 4.3. Autómatas de Mealy y de Moore
- 4.4. Especificación y etapas de diseño de sistemas secuenciales síncronos
- 4.5. Modelado de máquinas de estados finitos en VHDL

5. Introducción a las memorias

5.1. Conceptos y terminología básicos

5.2. Clasificación y jerarquías

5.3. Memorias de solo lectura (ROM)

5.4. Memorias de acceso aleatorio (RAM)

5.5. Expansión de memorias

6. Cronograma

6.1 Cronograma de la asignatura*

Semana	Actividad Presencial en Aula	Actividad Presencial en Laboratorio	Otra Actividad Presencial	Actividades de Evaluación
1	<p>Presentación de la asignatura, guía docente y plataforma Moodle. Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema1: Circuitos Combinacionales Duración: 03:00 LM: Actividad del tipo Lección Magistral</p>			<p>Trabajo personal OT: Otras técnicas evaluativasEvaluación continua Duración: 02:00</p>
2	<p>Tema 1: Circuitos Combinacionales Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p>Ejercicios y problemas del tema 1: Circuitos combinacionales Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p>			<p>Trabajo personal OT: Otras técnicas evaluativasEvaluación continua Duración: 02:00</p>
3	<p>Tema 1: Circuitos combinacionales Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p>Ejercicios y problemas del tema 1 Circuitos combinacionales Duración: 01:00 PR: Actividad del tipo Clase de Problemas</p>	<p>Introducción a la herramienta de simulación de VHDL Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Pruebas/trabajos de evaluación del tema de circuitos combinacionales OT: Otras técnicas evaluativasEvaluación continua Duración: 00:30</p> <p>Trabajo personal OT: Otras técnicas evaluativasEvaluación continua Duración: 02:00</p>
4	<p>Tema 1: Circuitos combinacionales Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p>	<p>Práctica de Sistemas Combinacionales en VHDL Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Entrega de los resultados de simulación en VHDL de circuitos combinacionales TG: Técnica del tipo Trabajo en GrupoEvaluación continua Duración: 00:30</p> <p>Trabajo personal OT: Otras técnicas evaluativasEvaluación continua Duración: 02:00</p>
5	<p>Tema 2: Sistemas aritméticos básicos Duración: 04:00 LM: Actividad del tipo Lección Magistral</p>			<p>Test de la primera práctica de VHDL EP: Técnica del tipo Examen de PrácticasEvaluación sólo prueba final Duración: 00:30</p> <p>Trabajo personal OT: Otras técnicas evaluativasEvaluación continua Duración: 02:00</p> <p>Entrega de los resultados de simulación en VHDL de un circuito combinacional. TG: Técnica del tipo Trabajo en GrupoEvaluación sólo prueba final</p>

				<p>Duración: 02:00</p> <p>Test de la primera práctica de VHDL. EP: Técnica del tipo Examen de PrácticasEvaluación continua Duración: 00:30</p>
6	<p>Tema 2: Sistemas aritméticos básicos Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p> <p>Tema 2: Sistemas aritméticos básicos Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>			<p>Trabajo personal OT: Otras técnicas evaluativasEvaluación continua Duración: 02:00</p>
7	<p>Tema 2: Sistemas aritméticos básicos Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 2: Sistemas aritméticos básicos Duración: 01:30 PR: Actividad del tipo Clase de Problemas</p> <p>Tema 3: Registro de la información Duración: 01:30 PR: Actividad del tipo Clase de Problemas</p>			<p>Pruebas/trabajos de evaluación del tema de circuitos aritméticos OT: Otras técnicas evaluativasEvaluación continua Duración: 00:30</p> <p>Trabajo personal OT: Otras técnicas evaluativasEvaluación continua Duración: 04:00</p>
8	<p>Tema 3: Registro de la información Duración: 04:00 LM: Actividad del tipo Lección Magistral</p>			<p>Examen Parcial EX: Técnica del tipo Examen EscritoEvaluación continua Duración: 02:00</p>
9	<p>Tema 3: Registro de la información Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 3: Registro de la información Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p>			<p>Pruebas/trabajos de evaluación del tema de registro de la información OT: Otras técnicas evaluativasEvaluación continua Duración: 00:30</p> <p>Trabajo personal OT: Otras técnicas evaluativasEvaluación continua Duración: 02:00</p>
10	<p>Tema 3: Registro de la información Duración: 01:00 PR: Actividad del tipo Clase de Problemas</p> <p>Tema 4: Sistemas Secuenciales Sincronos Duración: 01:00 LM: Actividad del tipo Lección Magistral</p>	<p>Práctica de Biestables y Registros en VHDL Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Trabajo personal OT: Otras técnicas evaluativasEvaluación continua Duración: 02:00</p>
11	<p>Tema 4: Sistemas Secuenciales Sincronos Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>	<p>Práctica de Biestables y Registros en VHDL Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Entrega de los resultados de simulación en VHDL de Biestables y registros TG: Técnica del tipo Trabajo en GrupoEvaluación sólo prueba final Duración: 00:30</p> <p>Test de la segunda práctica de VHDL EP: Técnica del tipo Examen de PrácticasEvaluación sólo prueba final Duración: 00:30</p> <p>Trabajo personal OT: Otras técnicas evaluativasEvaluación continua Duración: 02:00</p>

				<p>Entrega de los resultados de simulación en VHDL de Biestables y registros.</p> <p>TG: Técnica del tipo Trabajo en GrupoEvaluación continua Duración: 00:30</p> <p>Test de la segunda práctica de VHDL.</p> <p>EP: Técnica del tipo Examen de PrácticasEvaluación continua Duración: 00:30</p>
12	<p>Tema 4: Sistema Secuenciales síncronos Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p>	<p>Práctica de Maquinas de Estados Finitos en VHDL Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Pruebas/trabajos de evaluación del tema de sistema secuenciales</p> <p>OT: Otras técnicas evaluativasEvaluación continua Duración: 00:30</p> <p>Trabajo personal</p> <p>OT: Otras técnicas evaluativasEvaluación continua Duración: 02:00</p>
13	<p>Tema 4: Sistemas Secuenciales Síncronos Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>	<p>Práctica de Maquinas de Estados Finitos en VHDL Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Trabajo personal</p> <p>OT: Otras técnicas evaluativasEvaluación continua Duración: 02:00</p>
14	<p>Tema 4: Sistema Secuenciales síncronos Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p>	<p>Práctica de Maquinas de Estados Finitos en VHDL Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Entrega de los resultados de simulación en VHDL de Maquinas de Estados Finitos</p> <p>TG: Técnica del tipo Trabajo en GrupoEvaluación sólo prueba final Duración: 00:30</p> <p>Test de la tercera práctica de VHDL</p> <p>EP: Técnica del tipo Examen de PrácticasEvaluación sólo prueba final Duración: 00:30</p> <p>Trabajo personal</p> <p>OT: Otras técnicas evaluativasEvaluación continua Duración: 02:00</p> <p>Entrega de los resultados de simulación en VHDL de Maquinas de Estados Finitos.</p> <p>TG: Técnica del tipo Trabajo en GrupoEvaluación continua Duración: 02:00</p> <p>Test de la tercera práctica de VHDL.</p> <p>EP: Técnica del tipo Examen de PrácticasEvaluación continua Duración: 00:30</p>
15	<p>Tema 5: Memorias Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 5: Memorias Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p>			<p>Pruebas/trabajos de evaluación del tema de memorias</p> <p>OT: Otras técnicas evaluativasEvaluación continua Duración: 00:30</p> <p>Trabajo personal</p> <p>OT: Otras técnicas evaluativasEvaluación continua Duración: 04:00</p>

16				Examen Parcial EX: Técnica del tipo Examen EscritoEvaluación continua Duración: 02:00
17				Examen Final EX: Técnica del tipo Examen EscritoEvaluación sólo prueba final Duración: 02:00

* El cronograma sigue una planificación teórica de la asignatura y puede sufrir modificaciones durante el curso.

7. Actividades y criterios de evaluación

7.1 Actividades de evaluación de la asignatura

7.1.1 Evaluación continua

Sem.	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
1	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	02:00	0%	0 / 10	10II-CG05 10II-CG01/21 10II-CE02 10II-CG19 10II-CE10
2	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	02:00	0%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
3	Pruebas/trabajos de evaluación del tema de circuitos combinacionales	OT: Otras técnicas evaluativas	Presencial	00:30	4%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
3	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	02:00	0%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
4	Entrega de los resultados de simulación en VHDL de circuitos combinacionales	TG: Técnica del tipo Trabajo en Grupo	Presencial	00:30	1.2%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
4	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	02:00	0%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
5	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	02:00	0%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02

5	Test de la primera práctica de VHDL.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:30	2.8%	0 / 10	10II-CE10 10II-CG05 10II-CG01/21 10II-CE02 10II-CG19
6	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	02:00	0%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
7	Pruebas/trabajos de evaluación del tema de circuitos aritméticos	OT: Otras técnicas evaluativas	Presencial	00:30	4%	0 / 10	10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
7	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	04:00	0%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
8	Examen Parcial	EX: Técnica del tipo Examen Escrito	Presencial	02:00	25%	0 / 10	10II-CG01/21 10II-CE10 10II-CE02 10II-CG05
9	Pruebas/trabajos de evaluación del tema de registro de la información	OT: Otras técnicas evaluativas	Presencial	00:30	4%	0 / 10	10II-CG05 10II-CG01/21 10II-CE02 10II-CG19 10II-CE10
9	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	02:00	0%	0 / 10	10II-CG05 10II-CG01/21 10II-CE02 10II-CG19 10II-CE10
10	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	02:00	0%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
11	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	02:00	0%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
11	Entrega de los resultados de simulación en VHDL de Biestables y registros.	TG: Técnica del tipo Trabajo en Grupo	Presencial	00:30	1.8%	0 / 10	10II-CE10 10II-CG05 10II-CG01/21 10II-CG19 10II-CE02

11	Test de la segunda práctica de VHDL.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:30	4.2%	0 / 10	10II-CG05 10II-CG01/21 10II-CG19 10II-CE10 10II-CE02
12	Pruebas/trabajos de evaluación del tema de sistema secuenciales	OT: Otras técnicas evaluativas	Presencial	00:30	4%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
12	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	02:00	0%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
13	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	02:00	0%	0 / 10	10II-CG05 10II-CG01/21 10II-CG19 10II-CE10 10II-CE02
14	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	02:00	0%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
14	Entrega de los resultados de simulación en VHDL de Maquinas de Estados Finitos.	TG: Técnica del tipo Trabajo en Grupo	Presencial	02:00	3%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
14	Test de la tercera práctica de VHDL.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:30	7%	0 / 10	10II-CG05 10II-CG01/21 10II-CG19 10II-CE10 10II-CE02
15	Pruebas/trabajos de evaluación del tema de memorias	OT: Otras técnicas evaluativas	Presencial	00:30	4%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
15	Trabajo personal	OT: Otras técnicas evaluativas	No Presencial	04:00	0%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
16	Examen Parcial	EX: Técnica del tipo Examen Escrito	Presencial	02:00	35%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02

7.1.2 Evaluación sólo prueba final

Sem.	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
5	Test de la primera práctica de VHDL	EP: Técnica del tipo Examen de Prácticas	Presencial	00:30	2.8%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
5	Entrega de los resultados de simulación en VHDL de un circuito combinacional.	TG: Técnica del tipo Trabajo en Grupo	Presencial	02:00	1.2%	0 / 10	10II-CG05 10II-CG01/21 10II-CE02 10II-CG19 10II-CE10
11	Entrega de los resultados de simulación en VHDL de Biestables y registros	TG: Técnica del tipo Trabajo en Grupo	Presencial	00:30	1.8%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
11	Test de la segunda práctica de VHDL	EP: Técnica del tipo Examen de Prácticas	Presencial	00:30	4.2%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
14	Entrega de los resultados de simulación en VHDL de Maquinas de Estados Finitos	TG: Técnica del tipo Trabajo en Grupo	Presencial	00:30	3%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
14	Test de la tercera práctica de VHDL	EP: Técnica del tipo Examen de Prácticas	Presencial	00:30	7%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
17	Examen Final	EX: Técnica del tipo Examen Escrito	Presencial	02:00	80%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02

7.1.3 Evaluación convocatoria extraordinaria

Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
-------------	-----------	------	----------	-----------------	-------------	------------------------

Entrega de memorias y resultados de prácticas	TG: Técnica del tipo Trabajo en Grupo	No Presencial	00:00	6%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
Examen	EX: Técnica del tipo Examen Escrito	Presencial	02:00	80%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02
Examen de prácticas	EP: Técnica del tipo Examen de Prácticas	Presencial	00:30	14%	0 / 10	10II-CG19 10II-CE10 10II-CG05 10II-CG01/21 10II-CE02

7.2 Criterios de Evaluación

La asignatura se superará cuando se obtengan 5 o más puntos sobre un total de 10, según los porcentajes indicados en la sección anterior. No existe nota mínima obligatoria en ninguna de las partes que componen la asignatura, **si bien es obligatorio realizar la totalidad de las prácticas, entrega de memoria y realización de las correspondientes evaluaciones**, tanto para la opción "sólo examen final" como para la opción de evaluación continua.

Se guardará la calificación de las prácticas de la asignatura para cursos posteriores, **siempre que la calificación final** de las mismas sea mayor o igual que 5 puntos sobre 10 y se haya cumplido la condición anterior. Se guardará la nota de prácticas de la convocatoria ordinaria para la extraordinaria **SOLAMENTE** en el caso de que dicha nota sea aprobada. En caso de no estar aprobada, se deberá realizar un examen de prácticas, cuyo peso será el 70% de la nota total de prácticas. El otro 30% de la nota de prácticas será la calificación obtenida en la realización y entrega de las memorias de las prácticas durante el curso académico. Los alumnos que no hubiesen entregado las prácticas durante el curso o las hayan suspendido deberán entregarlas en la convocatoria extraordinaria.

Para la opción de **EVALUACION CONTINUA** la nota final de la asignatura vendrá dada por:

Nota Final = 25% Examen del Primer Parcial + 35% Examen del Segundo Parcial + 40% Notas de curso

40 %Notas de curso = 20% Trabajo personal + 20% Prácticas

La nota de **trabajo personal** se obtendrá mediante pruebas y/o trabajos que se propongan en cada grupo sobre cada tema.

La nota de **prácticas** vendrá dada por la realización y desarrollo (30%) y examen (70%) de cada una de las **tres prácticas**, cuyas contribuciones a la **nota final** serán:

Primera práctica (4%) = 1,2% elaboración y entrega + 2,8% examen

Segunda práctica (6%) = 1,8% elaboración y entrega + 4,2% examen

Tercera práctica (10%) = 3% elaboración y entrega + 7% examen

Las opciones de **evaluación continua** y "**sólo examen final**" son excluyentes entre sí.

Si se desea escoger la opción de "**sólo examen final**", es preciso comunicarlo **por medio de una instancia al coordinador de la asignatura dentro del plazo de las dos primeras semanas de impartición de la asignatura**.

En la opción de **SOLO EXAMEN FINAL** o en la **CONVOCATORIA EXTRAORDINARIA** la nota final será:

Nota = 80% Examen + 20% Prácticas

8. Recursos didácticos

8.1 Recursos didácticos de la asignatura

Nombre	Tipo	Observaciones
Fundamentos de Sistemas Digitales. T.L. Floyd; Pearson Education 2006	Bibliografía	Texto general
Sistemas Digitales. A. Lloris, A. Prieto y L. Parrilla; McGraw-Hill, 2003	Bibliografía	Texto adicional
VHDL. Lenguaje para síntesis y modelado de circuitos. F. Pardo y J. Boluda; Ed. Rama 2003	Bibliografía	Texto VHDL
Diseño de Sistemas Digitales con VHDL. S.A. Pérez, E. Soto y S. Fernández; Ed. Thomson 2003	Bibliografía	Texto adicional VHDL
Fundamentals of Digital Logicwith VHDL Design. S. Brown and Z. Vranesic; McGraw-Hill 2009	Bibliografía	Texto en inglés
http://tamarisco.datsi.fi.upm.es/ASIG_NATURAS/SD/	Bibliografía	Página web de la asignatura

9. Otra información

9.1 Otra información sobre la asignatura

ADVERTENCIA

Los derechos y deberes de los estudiantes universitarios están desarrollados en los Estatutos de la Universidad Politécnica de Madrid (BOCM de 15 de noviembre de 2010) y el Estatuto del Estudiante Universitario (RD 1791/2010 de 30 de diciembre). El artículo 124 a) de los Estatutos de la UPM fija como deber del estudiante ... **"Seguir con responsabilidad y aprovechamiento el proceso de formación, adquisición de conocimientos, y aprendizaje correspondiente a su condición de universitario"**... y el artículo 13 del Estatuto del Estudiante Universitario, en el punto d) especifica también como deber del estudiante universitario: **"abstenerse de la utilización o cooperación en procedimientos fraudulentos en las pruebas de evaluación, en los trabajos que se realicen o en documentos oficiales de la universidad"**. En el caso de que en el desarrollo de las pruebas de evaluación se aprecie el incumplimiento de los deberes como estudiante universitario, el coordinador de la asignatura podrá ponerlo en conocimiento del Director o Decano del Centro, que de acuerdo con lo establecido en artículo 74 (n) de los Estatutos de la UPM tiene competencias para **"Proponer la iniciación del procedimiento disciplinario a cualquier miembro de la Escuela o Facultad, por propia iniciativa o a instancia de la Comisión de Gobierno"** al Rector, en los términos previstos en los estatutos y normas de aplicación.