



POLITÉCNICA

CAMPUS  
DE EXCELENCIA  
INTERNACIONAL

PROCESO DE  
COORDINACIÓN DE LAS  
ENSEÑANZAS PR/CL/001



E.T.S. de Ingenieros  
Industriales

# ANX-PR/CL/001-01

## GUÍA DE APRENDIZAJE

### ASIGNATURA

**55000104 - Electronica digital**

### PLAN DE ESTUDIOS

05TI - Grado En Ingenieria En Tecnologias Industriales

### CURSO ACADÉMICO Y SEMESTRE

2018/19 - Primer semestre

## Índice

---

### Guía de Aprendizaje

1. Datos descriptivos.....	1
2. Profesorado.....	1
3. Competencias y resultados de aprendizaje.....	2
4. Descripción de la asignatura y temario.....	3
5. Cronograma.....	4
6. Actividades y criterios de evaluación.....	6
7. Recursos didácticos.....	7

## 1. Datos descriptivos

---

### 1.1. Datos de la asignatura

<b>Nombre de la asignatura</b>	55000104 - Electronica digital
<b>No de créditos</b>	3 ECTS
<b>Carácter</b>	Optativa
<b>Curso</b>	Cuarto curso
<b>Semestre</b>	Séptimo semestre
<b>Período de impartición</b>	Septiembre-Enero
<b>Idioma de impartición</b>	Castellano
<b>Titulación</b>	05TI - Grado en ingeniería en tecnologías industriales
<b>Centro en el que se imparte</b>	05 - Escuela Tecnica Superior de Ingenieros Industriales
<b>Curso académico</b>	2018-19

## 2. Profesorado

---

### 2.1. Profesorado implicado en la docencia

<b>Nombre</b>	<b>Despacho</b>	<b>Correo electrónico</b>	<b>Horario de tutorías</b> *
Eduardo De La Torre Arnanz (Coordinador/a)		eduardo.delatorre@upm.es	- -
Jose Andres Otero Marnotes		joseandres.otero@upm.es	L - 08:00 - 08:15

\* Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

## 2.2. Personal investigador en formación o similar

Nombre	Correo electrónico	Profesor responsable
Rodriguez Medina, Alfonso	alfonso.rodrieguezm@upm.es	Torre Arnanz, Eduardo De La

## 3. Competencias y resultados de aprendizaje

---

### 3.1. Competencias

CE21A - Conocimiento de los fundamentos y aplicaciones de la electrónica digital y microprocesadores.

CE24A - Capacidad para diseñar sistemas electrónicos analógicos, digitales y de potencia.

CG1 - Conocer y aplicar conocimientos de ciencias y tecnologías básicas a la práctica de la Ingeniería Industrial.

CG10 - Capacidad para generar nuevas ideas (Creatividad).

CG2 - Poseer capacidad para diseñar, desarrollar, implementar, gestionar y mejorar productos, sistemas y procesos en los distintos ámbitos industriales, usando técnicas analíticas, computacionales o experimentales apropiadas.

CG3 - Aplicar los conocimientos adquiridos para identificar, formular y resolver problemas dentro de contextos amplios y multidisciplinares, siendo capaces de integrar conocimientos, trabajando en equipos multidisciplinares.

CG5 - Saber comunicar los conocimientos y conclusiones, de forma oral, escrita y gráfica, a públicos especializados y no especializados de un modo claro y sin ambigüedades.

CG6 - Poseer habilidades de aprendizaje que permitan continuar estudiando a lo largo de la vida para su adecuado desarrollo profesional.

CG7 - Incorporar nuevas tecnologías y herramientas de la Ingeniería Industrial en sus actividades profesionales.

CG9 - Organización y planificación en el ámbito de la empresa, y otras instituciones y organizaciones de proyectos y equipos humanos.

## 3.2. Resultados del aprendizaje

RA8 - Capacidad y habilidades para diseñar circuitos digitales de complejidad intermedia, a partir de bloques funcionales conocidos, combinados con máquinas de estados.

RA9 - Adquirir criterios para seleccionar las diferentes posibilidades tecnológicas de implementación de circuitos

## 4. Descripción de la asignatura y temario

---

### 4.1. Descripción de la asignatura

<b>MODULO 0: Información general de la asignatura</b>	Tema 0: Información general de la asignatura
<b>MODULO 1: VHDL</b>	Tema 1: Introducción al VHDL. Repaso de circuitos
<b>MODULO 2: Síntesis de circuitos secuenciales</b>	Tema 2: Metodología de síntesis de circuitos secuenciales síncronos Tema 3: Metodología de síntesis de circuitos asíncronos
<b>MODULO 3: Tecnologías digitales</b>	Tema 4: Familias lógicas. Compatibilidad. Entradas/salidas especiales. Memorias
<b>MODULO 4: Dispositivos programables</b>	Tema 5: Dispositivos programables. PALs, PLDs y FPGAs Tema 6: Arquitecturas de FPGAs

### 4.2. Temario de la asignatura

1. Introducción al VHDL. Repaso de circuitos
2. Metodología de síntesis de circuitos secuenciales síncronos
3. Metodología de síntesis de circuitos secuenciales asíncronos
4. Familias lógicas. Compatibilidad. E/S especiales
5. Dispositivos programables: PALS, CPLDs y FPGAs
6. Arquitecturas de FPGAs

## 5. Cronograma

### 5.1. Cronograma de la asignatura \*

Sem	Actividad presencial en aula	Actividad presencial en laboratorio	Otra actividad presencial	Actividades de evaluación
1	<b>Presentación asignatura</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral			
2	<b>VHDL y repaso asignatura</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral			
3	<b>VHDL y repaso asignatura</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral			
4	<b>VHDL y repaso asignatura</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral			
5	<b>VHDL y repaso asignatura</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral	<b>Curso de manejo de las herramientas de diseño</b> Duración: 03:00 AC: Actividad del tipo Acciones Cooperativas		
6	<b>Síntesis de circuitos secuenciales.</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral	<b>Práctica 1 de laboratorio. Diseño sencillo</b> Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio		
7	<b>Problemas de síntesis de circuitos secuenciales</b> Duración: 02:00 PR: Actividad del tipo Clase de Problemas			
8	<b>Problemas de síntesis de circuitos secuenciales</b> Duración: 02:00 PR: Actividad del tipo Clase de Problemas	<b>Práctica 2. Diseño y simulación sobre FPGA</b> Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio		
9	<b>Problemas de síntesis de circuitos secuenciales</b> Duración: 01:30 PR: Actividad del tipo Clase de Problemas  <b>Enunciado del trabajo/diseño</b> Duración: 00:30 AC: Actividad del tipo Acciones Cooperativas			
10	<b>Síntesis de circuitos secuenciales asíncronos</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral			<b>Examen de VHDL</b> EX: Técnica del tipo Examen Escrito Evaluación continua Duración: 00:00

11	<b>Problemas de síntesis de circuitos secuenciales asíncronos</b> Duración: 02:00 PR: Actividad del tipo Clase de Problemas			
12	<b>Familias lógicas.</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral	<b>práctica 3. Diseño complejo con máquinas de estado.</b> Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio		
13	<b>Familias lógicas.</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral			
14	<b>Circuitos programables y FPGAs</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral			
15				<b>Examen final. Parte Ev. continua</b> EX: Técnica del tipo Examen Escrito Evaluación continua y sólo prueba final Duración: 02:00  <b>Examen final. Parte final</b> EX: Técnica del tipo Examen Escrito Evaluación sólo prueba final Duración: 01:00
16				<b>Revisión del trabajo</b> TG: Técnica del tipo Trabajo en Grupo Evaluación continua Duración: 01:00
17				

Las horas de actividades formativas no presenciales son aquellas que el estudiante debe dedicar al estudio o al trabajo personal.

Para el cálculo de los valores totales, se estima que por cada crédito ECTS el alumno dedicará dependiendo del plan de estudios, entre 26 y 27 horas de trabajo presencial y no presencial.

\* El cronograma sigue una planificación teórica de la asignatura y puede sufrir modificaciones durante el curso.

## 6. Actividades y criterios de evaluación

### 6.1. Actividades de evaluación de la asignatura

#### 6.1.1. Evaluación continua

Sem.	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
10	Examen de VHDL	EX: Técnica del tipo Examen Escrito	Presencial	00:00	30%	/ 10	CE21A CE24A
15	Examen final. Parte Ev. continua	EX: Técnica del tipo Examen Escrito	Presencial	02:00	50%	4 / 10	CE21A CE24A CG7 CG1 CG5
16	Revisión del trabajo	TG: Técnica del tipo Trabajo en Grupo	Presencial	01:00	20%	/ 10	CG2 CG7 CG10

#### 6.1.2. Evaluación sólo prueba final

Sem	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
15	Examen final. Parte Ev. continua	EX: Técnica del tipo Examen Escrito	Presencial	02:00	50%	4 / 10	CE21A CE24A CG7 CG1 CG5
15	Examen final. Parte final	EX: Técnica del tipo Examen Escrito	Presencial	01:00	50%	0 / 10	CE21A CE24A CG2 CG1 CG10

#### 6.1.3. Evaluación convocatoria extraordinaria

No se ha definido la evaluación extraordinaria.



## 6.2. Criterios de evaluación

El trabajo se evalúa mediante una revisión de una hora por cada grupo de dos alumnos, en la que presentan el trabajo de cara a evaluar creatividad y expresión oral, fundamentalmente. Es posible sacar más de un diez en función de la creatividad y sencillez y originalidad del diseño.

## 7. Recursos didácticos

---

### 7.1. Recursos didácticos de la asignatura

Nombre	Tipo	Observaciones
Transparencias de clase	Recursos web	Transparencias de clase
Placas y SW de diseño con FPGAs	Equipamiento	Placas Spartan-3 para trabajos y prácticas de laboratorio
SW de diseño versión estudiante	Otros	Misma versión que el SW usado en el laboratorio, pero en versión estudiante