



UNIVERSIDAD
POLITÉCNICA
DE MADRID

PROCESO DE
COORDINACIÓN DE LAS
ENSEÑANZAS PR/CL/001



E.T.S. de Ingeniería y Sistemas
de Telecomunicación

ANX-PR/CL/001-01

GUÍA DE APRENDIZAJE

ASIGNATURA

595023027 - Diseño Digital I

PLAN DE ESTUDIOS

59SC - Grado En Ingeniería De Sistemas De Telecomunicación

CURSO ACADÉMICO Y SEMESTRE

2019/20 - Primer semestre

Índice

Guía de Aprendizaje

1. Datos descriptivos.....	1
2. Profesorado.....	1
3. Requisitos previos obligatorios.....	2
4. Competencias y resultados de aprendizaje.....	2
5. Descripción de la asignatura y temario.....	4
6. Cronograma.....	5
7. Actividades y criterios de evaluación.....	10
8. Recursos didácticos.....	14

1. Datos descriptivos

1.1. Datos de la asignatura

Nombre de la asignatura	595023027 - Diseño Digital I
No de créditos	4.5 ECTS
Carácter	Optativa
Curso	Tercero curso
Semestre	Quinto semestre
Período de impartición	Septiembre-Enero
Idioma de impartición	Castellano
Titulación	59SC - Grado En Ingeniería De Sistemas De Telecomunicacion
Centro responsable de la titulación	59 - Escuela Tecnica Superior de Ingeniería y Sistemas de Telecomunicacion
Curso académico	2019-20

2. Profesorado

2.1. Profesorado implicado en la docencia

Nombre	Despacho	Correo electrónico	Horario de tutorías *
Matias Javier Garrido Gonzalez (Coordinador/a)	A4209	matias.garrido@upm.es	Sin horario. Se publicarán al comienzo del curso
Miguel Angel Freire Rubio	A4208	miguelangel.freire@upm.es	Sin horario. Se publicarán al comienzo del curso

Antonio Carpeño Ruiz	A4219	antonio.cruiz@upm.es	Sin horario. Se publicarán al comienzo del curso
Cesar Sanz Alvaro	A4212	cesar.sanz@upm.es	Sin horario. Se publicarán al comienzo del curso
Jose Antonio Herrera Camacho	A4208	joseantonio.herrera@upm.es	Sin horario. Se publicarán al comienzo del curso

* Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

3. Requisitos previos obligatorios

3.1. Asignaturas previas requeridas para cursar la asignatura

- Electronica li

3.2. Otros requisitos previos para cursar la asignatura

El plan de estudios Grado En Ingeniería De Sistemas De Telecomunicacion no tiene definidos requisitos para esta asignatura.

4. Competencias y resultados de aprendizaje

4.1. Competencias

CE EC01 - Capacidad de construir, explotar y gestionar sistemas de captación, transporte, representación, procesado, almacenamiento, gestión y presentación de información multimedia, desde el punto de vista de los sistemas electrónicos.

CE EC05 - Capacidad de diseñar circuitos de electrónica analógica y digital, de conversión analógico-digital y digital-analógica, de radiofrecuencia, de alimentación y conversión de energía eléctrica para aplicaciones de telecomunicación y computación.

CE EC07 - Capacidad para diseñar dispositivos de interfaz, captura de datos y almacenamiento, y terminales para

servicios y sistemas de telecomunicación.

CE EC08 - Capacidad para especificar y utilizar instrumentación electrónica y sistemas de medida.

CE TEL10 - Capacidad de análisis y diseño de circuitos combinacionales y secuenciales, síncronos y asíncronos, y de utilización de microprocesadores y circuitos integrados.

CE TEL11 - Conocimiento y aplicación de los fundamentos de lenguajes de descripción de dispositivos de hardware.

CG 02 - Capacidad de búsqueda y selección de información, de razonamiento crítico y de elaboración y defensa de argumentos dentro del área.

CG 04 - Capacidad de abstracción, de análisis y de síntesis y de resolución de problemas.

CG 05 - Capacidad de trabajo en equipo y en entornos multidisciplinares.

4.2. Resultados del aprendizaje

RA853 - Realizar el análisis, diseño, test y prototipado de subsistemas digitales simples (bancos de registros, acumuladores, divisores de frecuencia, monoestables, contadores BCD de varios dígitos, contadores de módulo programable, sumadores BCD y combinaciones de ellos) utilizando VHDL.

RA854 - Aplicar herramientas CAD para la captura, simulación y realización de sistemas digitales.

RA856 - Realizar el análisis, diseño, test y prototipado de sistemas combinacionales y secuenciales simples utilizando VHDL.

RA859 - Trabajar en pareja con otro estudiante, planificando el horario de trabajo semanal y resolviendo los pequeños conflictos que puedan surgir durante el curso.

RA858 - Conocer y utilizar los circuitos integrados configurables de complejidad media para la realización de sistemas digitales cableados.

RA860 - Utilizar el osciloscopio para la realización e interpretación correcta de medidas de señales digitales (niveles lógicos, frecuencias, medidas indirectas de corriente) en circuitos digitales simples.

RA855 - Buscar, seleccionar y utilizar la información relevante proporcionada por los fabricantes de los circuitos integrados configurables de complejidad media.

RA857 - Realizar descripciones jerárquicas de circuitos digitales utilizando modelado estructural VHDL.

5. Descripción de la asignatura y temario

5.1. Descripción de la asignatura

La asignatura "Diseño Digital 1" tiene 4,5 ECTS y se imparte como obligatoria en la titulación de "Grado en Ingeniería Electrónica de Telecomunicaciones" y como optativa en las titulaciones de "Grado en Ingeniería Sistemas de Telecomunicación", "Grado en Ingeniería de Sonido e Imagen" y "Grado en Ingeniería Telemática" de la E.T.S.I.S.T. de la U.P.M. "Diseño Digital 1" es la continuación natural de "Electrónica 2". Incluye nociones básicas de VHDL (realización de modelos orientados a la síntesis automática), entornos de CAD (con metodología basada en HDLs), diseño y prototipado de sistemas combinacionales y secuenciales con VHDL y tecnología (conceptos básicos de CPLDs).

5.2. Temario de la asignatura

1. CAD+VHDL+Tecnología

- 1.1. Repaso de Electrónica 2
- 1.2. Modelado de sistemas combinacionales con VHDL
- 1.3. Modelado de sistemas secuenciales con VHDL
- 1.4. Sumadores serie y con acarreo anticipado
- 1.5. Sumadores/restadores
- 1.6. Diseño de acarreo y overflow
- 1.7. Comparadores de magnitud
- 1.8. Autómatas
- 1.9. ALUs
- 1.10. Tutorial de Quartus II y ModelSim
- 1.11. Utilización de hojas de datos de PLDs

2. Subsistemas

- 2.1. Modelado estructural
- 2.2. Modelado, simulación, síntesis y diseño de subsistemas digitales

6. Cronograma

6.1. Cronograma de la asignatura *

Sem	Actividad presencial en aula	Actividad presencial en laboratorio	Otra actividad presencial	Actividades de evaluación
1		<p>BT1.P1. Presentación de la asignatura. Duración: 00:40 OT: Otras actividades formativas</p> <p>BT1.AIP1. Ejercicio de análisis y diseño de un circuito combinacional. Duración: 00:20 PR: Actividad del tipo Clase de Problemas</p> <p>BT1.P2. Introducción a los HDLs. Modelado de sistemas combinacionales. Duración: 01:00 LM: Actividad del tipo Lección Magistral</p>		
2		<p>BT1.AIP2. Tutorial VHDL ModelSim: creación de proyectos y ficheros VHDL. Compilación de modelos. Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>BT1.P3. Test-Benches VHDL Duración: 01:00 LM: Actividad del tipo Lección Magistral</p>		
3		<p>BT1.AIP3. Tutorial ModelSim: Simulación Duración: 01:20 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>BT1.AIP4. Tutorial Quartus II Duración: 00:40 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>BT1.ATGP1. Ejercicios de modelado VHDL, simulación en ModelSim y realización con Quartus II y la tarjeta SEC?EII. Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
4		<p>BT1.ATGP3. Ejercicios de modelado de circuitos combinacionales. Simulación en ModelSim. Realización con Quartus II. Duración: 01:25 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>BT1.AIP6. Prueba en tarjeta de circuitos combinacionales (cada alumno probará en la tarjeta uno de los circuitos de la</p>		

		<p>actividad anterior).</p> <p>Duración: 00:35</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
5		<p>BT1.ATGP5. Ejercicio de análisis y diseño de flip-flops con entradas síncronas de control.</p> <p>Duración: 00:15</p> <p>PR: Actividad del tipo Clase de Problemas</p> <p>BT1.P4. Modelo de funcionamiento de los circuitos secuenciales síncronos. Modelado VHDL.</p> <p>Duración: 00:45</p> <p>LM: Actividad del tipo Lección Magistral</p> <p>BT1.AIP7. Tutorial ModelSim: Realización de test-benches de circuitos secuenciales.</p> <p>Duración: 01:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
6		<p>BT1.AIP8. Modelado VHDL y simulación en ModelSim de un contador (Guiado y Asistido por el profesor).</p> <p>Duración: 01:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p> <p>BT1.AIP9. Ejercicios de modelado de contadores. Realización de dos variantes del contador anterior.</p> <p>Duración: 01:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
7		<p>BT1.AIP10. Modelado de sistemas secuenciales con varios procesos.</p> <p>Duración: 02:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p> <p>BT1.ATGP6. Diseño, verificación y prueba en tarjeta SEC-EII de un contador módulo M habilitado por un conformador de pulsos.</p> <p>Duración: 02:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		
8		<p>BT1.ATGP7. Modelado y simulación de un autómata.</p> <p>Duración: 01:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p> <p>BT1.ATGP8. Diseño, modelado y simulación de un autómata.</p> <p>Duración: 01:00</p> <p>PL: Actividad del tipo Prácticas de Laboratorio</p>		

9		<p>BT1.AIP11. Diseño, modelado, simulación y prueba hardware de un autómata. Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
10		<p>BT1.P5. Dudas y cuestiones relativas a la lectura de la primera parte del tutorial ?Subsistemas aritméticos básicos?. Duración: 00:20 LM: Actividad del tipo Lección Magistral</p> <p>BT1.AIP12. Segunda parte del tutorial ?Subsistemas aritméticos básicos?. Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>BT1.P6. Dudas y cuestiones relativas a la lectura de la segunda parte del tutorial ?Subsistemas aritméticos básicos?. Duración: 00:15 LM: Actividad del tipo Lección Magistral</p> <p>BT1.ATGP8. Ejercicios de modelado de sumadores-restadores Duración: 00:25 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>BT1.P7. ALU: Estructura, función y aplicación. Duración: 00:15 LM: Actividad del tipo Lección Magistral</p> <p>BT1.AIP13. Modelado y simulación de una ALU sencilla. Duración: 00:45 PL: Actividad del tipo Prácticas de Laboratorio</p>		
11		<p>BT1.AIP5. Lectura guiada de la hoja de datos de la familia MAX3000A. Extracción de características. Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>BT1.ATGP2. Medida de corrientes y tensiones en la tarjeta SEC-E2. Comprobación de las características extraídas de la hoja de datos. Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
12		<p>BT2.AIP1. Ejercicios de modelado, simulación y síntesis de subsistemas (Banco de registros). Incluye dudas y preguntas relativas a la lectura realizada en BT2.AINP2 Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>BT1.Exa_primera_parte. Tecnología y modelado VHDL. EX: Técnica del tipo Examen Escrito Evaluación continua y sólo prueba final Duración: 00:30</p> <p>BT1.Exa_segunda_parte. Modelado VHDL.</p>

				EX: Técnica del tipo Examen Escrito Evaluación continua y sólo prueba final Duración: 01:30
13		BT2.AIP2. Ejercicio de modelado, simulación y síntesis de subsistemas (Acumuladores). Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
14		BT2.AIP3. Ejercicio de modelado, simulación, prototipado y síntesis de subsistemas. Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio BT2.AIP4. Continuación de la actividad BT2.AINP7: Ejercicios de modelado, simulación y síntesis de subsistemas. Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
15		BT2.AIP4-b. Continuación de la actividad BT2.AINP7: Ejercicios de modelado, simulación y síntesis de subsistemas. Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
16		BT2.AIP4-c. Continuación de la actividad BT2.AINP7: Ejercicios de modelado, simulación y síntesis de subsistemas. Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
17				BT2.Exa. Prueba de Evaluación individual específica para las actividades del bloque 2. EX: Técnica del tipo Examen Escrito Evaluación continua y sólo prueba final Duración: 01:50 BT2.Exa. Prueba de Evaluación individual específica para las actividades del bloque 2. EP: Técnica del tipo Examen de Prácticas Evaluación continua y sólo prueba final Duración: 02:30 Evaluación de entregables presenciales. Se realizará de forma continua durante el transcurso de la asignatura. OT: Otras técnicas evaluativas Evaluación continua y sólo prueba final Duración: 00:00

Las horas de actividades formativas no presenciales son aquellas que el estudiante debe dedicar al estudio o al trabajo personal.

Para el cálculo de los valores totales, se estima que por cada crédito ECTS el alumno dedicará dependiendo del plan de estudios, entre 26 y 27 horas de trabajo presencial y no presencial.

* El cronograma sigue una planificación teórica de la asignatura y puede sufrir modificaciones durante el curso.

7. Actividades y criterios de evaluación

7.1. Actividades de evaluación de la asignatura

7.1.1. Evaluación continua

Sem.	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
12	BT1.Exa_primera_parte. Tecnología y modelado VHDL.	EX: Técnica del tipo Examen Escrito	Presencial	00:30	6%	/ 10	CE TEL11 CE EC01 CE EC05 CE EC07 CE TEL10 CG 02
12	BT1.Exa_segunda_parte. Modelado VHDL.	EX: Técnica del tipo Examen Escrito	Presencial	01:30	24%	/ 10	CE TEL11 CE EC01 CE EC05 CE EC07 CE TEL10
17	BT2.Exa. Prueba de Evaluación individual específica para las actividades del bloque 2.	EX: Técnica del tipo Examen Escrito	Presencial	01:50	42%	/ 10	CE TEL11 CG 04 CE EC01 CE EC05 CE EC07 CE TEL10
17	BT2.Exa. Prueba de Evaluación individual específica para las actividades del bloque 2.	EP: Técnica del tipo Examen de Prácticas	Presencial	02:30	28%	/ 10	CE TEL11 CE EC01 CE EC05 CE EC07
17	Evaluación de entregables presenciales. Se realizará de forma continua durante el transcurso de la asignatura.	OT: Otras técnicas evaluativas	No Presencial	00:00	%	4 / 10	CE EC08 CG 05

7.1.2. Evaluación sólo prueba final

Sem	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
12	BT1.Exa_primera_parte. Tecnología y modelado VHDL.	EX: Técnica del tipo Examen Escrito	Presencial	00:30	6%	/ 10	CE TEL11 CE EC01 CE EC05 CE EC07 CE TEL10 CG 02

12	BT1.Exa_segunda_parte. Modelado VHDL.	EX: Técnica del tipo Examen Escrito	Presencial	01:30	24%	/ 10	CE TEL11 CE EC01 CE EC05 CE EC07 CE TEL10
17	BT2.Exa. Prueba de Evaluación individual específica para las actividades del bloque 2.	EX: Técnica del tipo Examen Escrito	Presencial	01:50	42%	/ 10	CE TEL11 CG 04 CE EC01 CE EC05 CE EC07 CE TEL10
17	BT2.Exa. Prueba de Evaluación individual específica para las actividades del bloque 2.	EP: Técnica del tipo Examen de Prácticas	Presencial	02:30	28%	/ 10	CE TEL11 CE EC01 CE EC05 CE EC07
17	Evaluación de entregables presenciales. Se realizará de forma continua durante el transcurso de la asignatura.	OT: Otras técnicas evaluativas	No Presencial	00:00	%	4 / 10	CE EC08 CG 05

7.1.3. Evaluación convocatoria extraordinaria

Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
Evaluación Convocatoria Extraordinaria (prueba escrita)	EX: Técnica del tipo Examen Escrito	Presencial	02:00	40%	/ 10	CE TEL11 CG 04 CE EC01 CE EC05 CE EC07 CE TEL10 CG 02
Evaluación Convocatoria Extraordinaria (prueba práctica)	EP: Técnica del tipo Examen de Prácticas	Presencial	02:30	60%	/ 10	CE EC01 CE EC05 CE EC07 CE TEL11

7.2. Criterios de evaluación

Evaluación continua:

La asignatura está dividida en dos bloques temáticos con evaluación independiente. Para aprobar la asignatura resulta necesario conseguir una calificación de aprobado en la media ponderada entre los dos bloques, siendo además la nota del segundo bloque de al menos 4 puntos.

Cada bloque se evaluará con un examen de fin de bloque:

- BT1_Exa se realizará al final del bloque 1 y tendrá dos partes. En la primera parte (BT1_1) se evaluarán los objetivos de aprendizaje de adquisición obligatoria y en la segunda (BT1_2) todos los demás. La calificación de esta prueba se obtendrá de la siguiente forma:

$$\text{Nota} = 0.2 \times \text{Cal_BT1_1} + 0.8 \times P \times \text{Cal_BT1_2}$$

donde:

Cal_BT1_1: calificación de la primera parte, entre 0 y 10 puntos

Cal_BT1_2: calificación de la segunda parte, entre 0 y 10 puntos

P: factor de ponderación que depende de la calificación obtenida en la primera parte.

Si Cal_BT1_1 está entre 0 y 7.5 puntos, entonces $P = \text{Cal_BT1_1} / 7.5$

Si Cal_BT1_1 es mayor que 7.5 puntos, entonces $P = 1$

- BT2_Exa se realizará coincidiendo en fecha con el examen final de la asignatura. Formalmente tendrá dos partes, una teórica, que se realizará en un aula, y otra práctica, que se realizará en el laboratorio. Técnicamente, desde el punto de vista de la calificación, tendrá el carácter de examen único.

Para aprobar la asignatura deberá:

- 1.- Asistir a todas las sesiones presenciales y realizar todas las actividades presenciales con aprovechamiento.
- 2.- Obtener una calificación de 4 o más puntos en el examen BT2_Exa.
- 3.- Obtener una calificación final en la asignatura de 5 puntos o más.

La calificación final de la asignatura se computará como:

$$0.3 \times \text{Cal_BT1_Exa} + 0.7 \times \text{Cal_BT2_Exa}$$

donde:

Cal_BT1_Exa: calificación del examen del BT1 (BT1_Exa), entre 0 y 10 puntos

Cal_BT2_Exa: calificación del examen del BT2 (BT2_Exa), entre 0 y 10 puntos

Itinerarios de evaluación

Hay dos itinerarios de evaluación:

- Evaluación continua: Es el itinerario que seguirán la mayoría de los estudiantes. El procedimiento de evaluación se corresponde exactamente con el descrito anteriormente. Excepcionalmente, estos estudiantes podrán solicitar al tribunal de la asignatura el paso al itinerario de solo prueba final, argumentando en la solicitud las razones que les han imposibilitado el seguimiento de la asignatura en el itinerario de evaluación continua. El tribunal solo concederá el cambio de itinerario ante la concurrencia de circunstancias excepcionales. En este caso, el estudiante pasará a cursar la asignatura de forma individual, quedando desligado de su grupo G2. También quedará eximido de las sesiones presenciales, siendo el procedimiento de evaluación el mismo que se describe en el itinerario de solo prueba final.

- Solo prueba final: Para optar a este itinerario el estudiante deberá cumplimentar la Solicitud de evaluación de Diseño Digital I mediante solo prueba final, disponible en la secretaría del Departamento de Ingeniería Telemática y Electrónica, y entregarla antes de que finalice la segunda semana lectiva del semestre. En este itinerario el estudiante realizará las pruebas BT1_Exa y BT2_Exa, ambas en las mismas fechas que los estudiantes del itinerario de evaluación continua.

En la convocatoria extraordinaria:

- Todos los estudiantes realizarán un examen mediante el que se evaluarán las mismas competencias evaluadas en BT1_Exa y BT2_Exa. Formalmente tendrá dos partes, una teórica (T_Exa), que se realizará en un aula, y otra práctica (P_Exa), que se realizará en el laboratorio. Técnicamente, desde el punto de vista de la calificación, tendrá el carácter de examen único. La calificación final de la asignatura se computará como:

$$0.4 \times \text{Cal_T_Exa} + 0.6 \times \text{Cal_P_Exa}$$

donde:

Cal_T_Exa: calificación de la parte teórica (T_Exa), entre 0 y 10 puntos

Cal_P_Exa: calificación de la parte práctica (P_Exa), entre 0 y 10 puntos

8. Recursos didácticos

8.1. Recursos didácticos de la asignatura

Nombre	Tipo	Observaciones
Plataforma Moodle	Recursos web	Entorno virtual Moodle. A través de Moodle podrá accederse a todos los recursos didácticos de la asignatura: foros, enunciados de actividades y dispositivas.
Tarjeta de prototipado SEC-E2	Equipamiento	Tarjeta de prototipado basada en un dispositivo lógico programable.