



UNIVERSIDAD  
POLITÉCNICA  
DE MADRID

PROCESO DE  
COORDINACIÓN DE LAS  
ENSEÑANZAS PR/CL/001



E.T.S. de Ingenieros  
Industriales

# ANX-PR/CL/001-01

## GUÍA DE APRENDIZAJE

### ASIGNATURA

53001879 - Design Of Embedded Systems

### PLAN DE ESTUDIOS

05AZ - Master Universitario En Ingeniería Industrial

### CURSO ACADÉMICO Y SEMESTRE

2019/20 - Segundo semestre

## Índice

---

### Guía de Aprendizaje

1. Datos descriptivos.....	1
2. Profesorado.....	1
3. Conocimientos previos recomendados.....	2
4. Competencias y resultados de aprendizaje.....	2
5. Descripción de la asignatura y temario.....	3
6. Cronograma.....	4
7. Actividades y criterios de evaluación.....	6
8. Recursos didácticos.....	7
9. Otra información.....	9

## 1. Datos descriptivos

### 1.1. Datos de la asignatura

<b>Nombre de la asignatura</b>	53001879 - Design Of Embedded Systems
<b>No de créditos</b>	3 ECTS
<b>Carácter</b>	Optativa
<b>Curso</b>	Primer curso
<b>Semestre</b>	Segundo semestre
<b>Período de impartición</b>	Febrero-Junio
<b>Idioma de impartición</b>	Castellano
<b>Titulación</b>	05AZ - Master Universitario En Ingenieria Industrial
<b>Centro responsable de la titulación</b>	05 - Escuela Tecnica Superior de Ingenieros Industriales
<b>Curso académico</b>	2019-20

## 2. Profesorado

### 2.1. Profesorado implicado en la docencia

Nombre	Despacho	Correo electrónico	Horario de tutorías *
Jose Andres Otero Marnotes (Coordinador/a)	CEI	joseandres.otero@upm.es	Sin horario. Disponible para tutorías cualquier día de la semana, en el horario de trabajo habitual. El horario de la tutoria será acordado vía e-mail.

\* Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

## 2.2. Personal investigador en formación o similar

Nombre	Correo electrónico	Profesor responsable
Suriano , Leonardo	leonardo.suriano@upm.es	Otero Marnotes, Jose Andres

## 3. Conocimientos previos recomendados

---

### 3.1. Asignaturas previas que se recomienda haber cursado

El plan de estudios Master Universitario en Ingeniería Industrial no tiene definidas asignaturas previas recomendadas para esta asignatura.

### 3.2. Otros conocimientos previos recomendados para cursar la asignatura

- Digital Electronics, VHDL / Verilog
- Microcontroller Programming
- Microprocessor Architectures

## 4. Competencias y resultados de aprendizaje

---

### 4.1. Competencias

CB07 - Que los estudiantes sepan aplicar los conocimientos adquiridos y su capacidad de resolución de problemas en entornos nuevos o poco conocidos dentro de contextos más amplios

CB09 - Que los estudiantes sepan comunicar sus conclusiones y los conocimientos y razones últimas que las sustentan a públicos especializados y no especializados de un modo claro y sin ambigüedades

CE07 - Capacidad para diseñar sistemas electrónicos y de instrumentación industrial.

## 4.2. Resultados del aprendizaje

RA75 - RA1. Capacidad de Crear, Diseñar, Implementar y Operar un sistema electrónico

RA84 - El alumno desarrollará sus destrezas y habilidades usando herramientas ingenieriles modernas.

RA78 - Empleo de herramientas informáticas específicas

## 5. Descripción de la asignatura y temario

---

### 5.1. Descripción de la asignatura

This course tackles the problem of the design of embedded systems from a twofold point of view. On the one hand, it deals with hardware platforms for embedded systems on FPGAs, including on-chip communications, hardware/software interfaces, the implementation of custom accelerators and on-chip debugging techniques. On the other hand, Operating systems for embedded systems will be studied, since they are main components in nowadays systems. Special emphasis will be placed on real-time constraints. This course will have a practical orientation, based on the use of state-of-the art design tools (i.e. Xilinx Vivado), that enable the implementation of mixed systems with custom HW and the associated SW, that are implemented on state-of-the art SoPCs (i.e. Xilinx Zynq).

### 5.2. Temario de la asignatura

1. Embedded Computing Platforms
  - 1.1. System on Programmable Chips (SoPCs)
  - 1.2. On-chip Communications and Software/Hardware Interfaces
  - 1.3. Run-time SW/HW Debugging Techniques
2. Embedded Operating Systems
  - 2.1. Operating Systems Overview
  - 2.2. Embedded Linux for SoPCs
3. Real-Time Embedded Systems
  - 3.1. Real-time Systems & Scheduling
  - 3.2. Real-time Operating Systems: freeRTOS

## 6. Cronograma

### 6.1. Cronograma de la asignatura \*

Sem	Actividad presencial en aula	Actividad presencial en laboratorio	Otra actividad presencial	Actividades de evaluación
1	<b>Introduction to Embedded System Design</b> Duración: 01:00 LM: Actividad del tipo Lección Magistral  <b>System on Programmable Chip (SoPCs)</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral			
2		<b>Lab1: Basic SoPC Design with Vivado / Interrupts and Timers in Vivado</b> Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio		<b>#Homework 1: Design of a System using Timers and Interrupts with Vivado</b> TI: Técnica del tipo Trabajo Individual Evaluación continua y sólo prueba final Duración: 03:00
3	<b>On-chip Communications and Hardware/Software Interfaces</b> Duración: 03:00 LM: Actividad del tipo Lección Magistral			
4		<b>Lab 2: Custom IP Design and Integration with Vivado.</b> Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio		
5	<b>Run-time SW/HW Debugging Techniques</b> Duración: 01:30 LM: Actividad del tipo Lección Magistral	<b>Lab 3: SW/HW Debugging with VIVADO</b> Duración: 01:30 PL: Actividad del tipo Prácticas de Laboratorio		
6		<b>Lab 4: Performance Optimization using Direct Memory Access in SoPCs</b> Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio		<b>#Homework 2: System Design with Custom IP with Bare Metal Programming</b> TG: Técnica del tipo Trabajo en Grupo Evaluación continua y sólo prueba final Duración: 06:00
7	<b>Operating Systems Overview</b> Duración: 03:00 LM: Actividad del tipo Lección Magistral			
8	<b>Embedded Linux for SoPCs</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral			
9		<b>Embedded Linux for Zynq (I)</b> Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		

10		<b>Embedded Linux for Zynq (II)</b> Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
11	<b>Real-time Systems &amp; Scheduling</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral			
12		<b>FreeRTOS for Zynq</b> Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
13				<b>Final Project: Complex HW/SW System design with VIVADO for Zynq</b> TG: Técnica del tipo Trabajo en Grupo Evaluación continua y sólo prueba final Duración: 14:00
14				
15				
16				
17				<b>Examen Final</b> EX: Técnica del tipo Examen Escrito Evaluación continua y sólo prueba final Duración: 02:00

Las horas de actividades formativas no presenciales son aquellas que el estudiante debe dedicar al estudio o al trabajo personal.

Para el cálculo de los valores totales, se estima que por cada crédito ECTS el alumno dedicará dependiendo del plan de estudios, entre 26 y 27 horas de trabajo presencial y no presencial.

\* El cronograma sigue una planificación teórica de la asignatura y puede sufrir modificaciones durante el curso.

## 7. Actividades y criterios de evaluación

### 7.1. Actividades de evaluación de la asignatura

#### 7.1.1. Evaluación continua

Sem.	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
2	#Homework 1: Design of a System using Timers and Interrupts with Vivado	TI: Técnica del tipo Trabajo Individual	No Presencial	03:00	10%	5 / 10	
6	#Homework 2: System Design with Custom IP with Bare Metal Programming	TG: Técnica del tipo Trabajo en Grupo	No Presencial	06:00	10%	5 / 10	
13	Final Project: Complex HW/SW System design with VIVADO for Zynq	TG: Técnica del tipo Trabajo en Grupo	No Presencial	14:00	30%	5 / 10	CE07 CB07 CB09
17	Examen Final	EX: Técnica del tipo Examen Escrito	Presencial	02:00	50%	5 / 10	

#### 7.1.2. Evaluación sólo prueba final

Sem	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
2	#Homework 1: Design of a System using Timers and Interrupts with Vivado	TI: Técnica del tipo Trabajo Individual	No Presencial	03:00	10%	5 / 10	
6	#Homework 2: System Design with Custom IP with Bare Metal Programming	TG: Técnica del tipo Trabajo en Grupo	No Presencial	06:00	10%	5 / 10	
13	Final Project: Complex HW/SW System design with VIVADO for Zynq	TG: Técnica del tipo Trabajo en Grupo	No Presencial	14:00	30%	5 / 10	CE07 CB07 CB09



17	Examen Final	EX: Técnica del tipo Examen Escrito	Presencial	02:00	50%	5 / 10	
----	--------------	-------------------------------------	------------	-------	-----	--------	--

### 7.1.3. Evaluación convocatoria extraordinaria

No se ha definido la evaluación extraordinaria.

## 7.2. Criterios de evaluación

The evaluation of the course will be based on a final written exam (50% of the final mark, with a score of at least 5) and different practical assignments (50%) to be done by the students at home and in the lab, outside of the regular schedule for lectures. With the exam, the theoretical knowledge acquired by the students during the theoretical sessions will be evaluated. With the assignments, student must show their skills with Xilinx VIVADO and SDK, the CAD tools selected for the design of mixed HW/SW embedded systems, as well as with the Embedded Linux toolchain.

The Practical assignments will include a first short Homework to prove the basic skills with Vivado (10%) and a final complex project, dealing with the practical application of the embedded system design techniques studied throughout the course. This final project will be required in two different submissions. In the first one, the hardware implementation of the custom IP with bare metal programming will be evaluated (10% of the final mark). In the second one, the whole integrated project under an Embedded Linux support must be delivered.

## 8. Recursos didácticos

### 8.1. Recursos didácticos de la asignatura

Nombre	Tipo	Observaciones
Class Slides	Bibliografía	Slides are delivered to the students in advance.
Pynq - Zynq Boards with custom shields	Equipamiento	These boards will be used for all VIVADO, SDK and Linux lab courses.

<p>Introduction to Embedded Systems, A Cyber-Physical Systems Approach</p>	<p>Bibliografía</p>	<p>Edward A. Lee and Sanjit A. Seshia, Introduction to Embedded Systems, A Cyber-Physical Systems Approach, Second Edition, MIT Press, ISBN 978-0-262-53381-2, 2017.</p>
<p>A Practical Introduction to Hardware/Software Codesign</p>	<p>Bibliografía</p>	<p>Patrick Schaumont, A Practical Introduction to Hardware/Software Codesign, Springer US, 2013</p>
<p>The Zynq Book: Embedded Processing with the Arm Cortex-A9 on the Xilinx Zynq-7000 All Programmable Soc</p>	<p>Bibliografía</p>	<p>Louise H. Crockett, Ross A. Elliot, Martin A. Enderwitz, Robert W. Stewart, The Zynq Book: Embedded Processing with the Arm Cortex-A9 on the Xilinx Zynq-7000 All Programmable Soc, Strathclyde Academic Media, UK, 2014</p>
<p>Embedded Operating Systems A Practical Approach Series: Undergraduate Topics in Computer Science</p>	<p>Bibliografía</p>	<p>A. Holt, C.-Y. Huang Embedded Operating Systems A Practical Approach Series: Undergraduate Topics in Computer Science, Springer-Verlag London, 978-1-4471-6602-3, 2014</p>
<p>Exploring Zynq® MPSoC With PYNQ and Machine Learning Applications</p>	<p>Bibliografía</p>	<p>Louise H. Crockett, David Northcote, Craig Ramsay, Fraser D. Robinson, Robert W. Stewart, Department of Electronic &amp; Electrical Engineering, University of Strathclyde, Glasgow, Scotland, UK., April 2019</p>

## 9. Otra información

---

### 9.1. Otra información sobre la asignatura

The course has a deep practical approach. A good understanding of Verilog / VHDL description languages is required to be able to follow the course.