



UNIVERSIDAD
POLITÉCNICA
DE MADRID

PROCESO DE
COORDINACIÓN DE LAS
ENSEÑANZAS PR/CL/001



E.T.S. de Ingeniería de
Sistemas Informáticos

ANX-PR/CL/001-01

GUÍA DE APRENDIZAJE

ASIGNATURA

615000317 - Arquitecturas Avanzadas

PLAN DE ESTUDIOS

61CI - Grado En Ingeniería De Computadores

CURSO ACADÉMICO Y SEMESTRE

2019/20 - Segundo semestre

Índice

Guía de Aprendizaje

1. Datos descriptivos.....	1
2. Profesorado.....	1
3. Conocimientos previos recomendados.....	2
4. Competencias y resultados de aprendizaje.....	2
5. Descripción de la asignatura y temario.....	3
6. Cronograma.....	5
7. Actividades y criterios de evaluación.....	7
8. Recursos didácticos.....	10
9. Otra información.....	11

1. Datos descriptivos

1.1. Datos de la asignatura

Nombre de la asignatura	615000317 - Arquitecturas Avanzadas
No de créditos	6 ECTS
Carácter	Obligatoria
Curso	Tercero curso
Semestre	Sexto semestre
Período de impartición	Febrero-Junio
Idioma de impartición	Castellano
Titulación	61CI - Grado En Ingeniería De Computadores
Centro responsable de la titulación	61 - Escuela Tecnica Superior de Ingeniería de Sistemas Informáticos
Curso académico	2019-20

2. Profesorado

2.1. Profesorado implicado en la docencia

Nombre	Despacho	Correo electrónico	Horario de tutorías *
Jose Luis Esteban De La Hermosa	4414	joseluis.esteban@upm.es	Sin horario. El horario de tutorías se publicará en la web de la Escuela
Pablo Carazo Minguela (Coordinador/a)	4417	pablo.carazo@upm.es	Sin horario. El horario de tutorías se publicará en la web de la Escuela

* Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

3. Conocimientos previos recomendados

3.1. Asignaturas previas que se recomienda haber cursado

- Arquitectura De Computadores
- Redes De Computadores
- Programacion Concurrente Y Avanzada

3.2. Otros conocimientos previos recomendados para cursar la asignatura

El plan de estudios Grado en Ingeniería de Computadores no tiene definidos otros conocimientos previos para esta asignatura.

4. Competencias y resultados de aprendizaje

4.1. Competencias

CE1 - Capacidad de diseñar y construir sistemas digitales, incluyendo computadores, sistemas basados en microprocesador y sistemas de comunicaciones

CE3 - Capacidad de analizar y evaluar arquitecturas de computadores, incluyendo plataformas paralelas y distribuidas, así como desarrollar y optimizar software para las mismas

CT5 - Organización y planificación: Identificar y definir eficazmente las metas, objetivos y prioridades de una tarea o proyecto a desempeñar estipulando las actividades, los plazos y los recursos requeridos y controlando los procesos establecidos.

4.2. Resultados del aprendizaje

RA131 - Conoce la organización jerárquica de los sistemas de memoria con múltiples procesadores multinúcleo y desarrolla destrezas para poder plantear soluciones algorítmicas que aceleren significativamente la ejecución de una tarea intensiva en cómputo.

RA129 - Conoce la necesidad de paralelizar para sacar rendimiento a los procesadores actuales

RA303 - Desarrolla soluciones algorítmicas paralelas sobre distintas arquitecturas: memoria común, paso de mensajes, GPU's con CUDA, etc. con el objetivo común de acelerar la ejecución de aplicaciones intensivas en cómputo

RA304 - Conoce arquitecturas alternativas que, para determinadas aplicaciones paralelas, obtienen un elevado rendimiento siguiendo el modelo SIMD

RA130 - Comprende la importancia de la red en un entorno multicomputador

RA128 - Conoce la necesidad de disponer de muchos núcleos para determinadas aplicaciones

RA442 - Analiza las restricciones de tiempo para el desarrollo de diversos proyectos en entornos diferentes. Establece prioridades e hitos para aprovechar adecuadamente los recursos disponibles: materiales y tiempo. Analiza los resultados que va consiguiendo y las necesidades de adaptación si se desvía de los objetivos previstos

5. Descripción de la asignatura y temario

5.1. Descripción de la asignatura

Se pretende ser capaz de entender cómo están organizados distintos sistemas paralelos que cuentan con muchos núcleos (desde unas decenas hasta centenares de miles) con el objetivo de poder ejecutar aplicaciones muy intensivas en cómputo y que puedan finalizar en un tiempo razonable.

Veremos aspectos de cómo están interconectados estos núcleos, su jerarquía de caches para el modelo de memoria común, así como sistemas específicos que explotan muy bien el paralelismo de datos como: procesadores vectoriales, sistólicos y tarjetas gráficas.

5.2. Temario de la asignatura

1. Introducción

- 1.1. Aplicaciones que necesitan la potencia de miles de núcleos
- 1.2. Algunos conceptos de paralelismo
- 1.3. Tipos de máquinas paralelas
- 1.4. Perspectiva histórica, tendencias e implantación en el mercado

2. Conectividad

- 2.1. Necesidad de estar comunicados
- 2.2. Conceptos de comunicaciones
- 2.3. Redes de medio de transmisión compartido
- 2.4. Redes directas: mallas, toros, hipercubo, etc.
- 2.5. Redes indirectas: crossbar, redes multietapa, etc.

3. Arquitecturas auxiliares para coprocesamiento

- 3.1. Distintos modelos: NVIDIA, AMD, Intel
- 3.2. Programación con CUDA

4. Máquinas MIMD

- 4.1. Multiprocesadores: UMA, NUMA, COMA y coherencia de cachés
- 4.2. Multicomputadores: Masivamente paralelos, clusters, etc.
- 4.3. Procesadores multinúcleo

5. Máquinas SIMD

- 5.1. Procesamiento sistólico
- 5.2. Procesamiento vectorial

6. Paralelismo interno en los procesadores superescalares

- 6.1. Multithreading
- 6.2. Instrucciones vectoriales

6. Cronograma

6.1. Cronograma de la asignatura *

Sem	Actividad presencial en aula	Actividad presencial en laboratorio	Otra actividad presencial	Actividades de evaluación
1	Presentación Duración: 01:00 LM: Actividad del tipo Lección Magistral Tema 1: Introducción Duración: 03:00 LM: Actividad del tipo Lección Magistral			
2	Tema 1: Introducción Duración: 02:00 LM: Actividad del tipo Lección Magistral Tema 2: Conectividad Duración: 02:00 LM: Actividad del tipo Lección Magistral			
3	Tema 2: Conectividad Duración: 02:00 LM: Actividad del tipo Lección Magistral	Primera sesión: Toma de contacto con MPI Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
4	Tema 2: Conectividad Duración: 02:00 LM: Actividad del tipo Lección Magistral	Segunda sesión: Ejemplos Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
5	Tema 3: Coprocesamiento Duración: 02:00 LM: Actividad del tipo Lección Magistral	Práctica 1: MPI Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
6	Tema 3: Coprocesamiento Duración: 01:00 LM: Actividad del tipo Lección Magistral	Práctica 1: MPI Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		Temas 1 y 2: Intro y Conectividad EX: Técnica del tipo Examen Escrito Evaluación continua Duración: 01:00
7	Tema 4: MIMD Duración: 02:00 LM: Actividad del tipo Lección Magistral	Práctica 1: MPI Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
8	Tema 4: MIMD Duración: 03:00 LM: Actividad del tipo Lección Magistral			Práctica1: MPI OT: Otras técnicas evaluativas Evaluación continua Duración: 01:00
9	Tema 4: MIMD Duración: 02:00 LM: Actividad del tipo Lección Magistral	Práctica 2: CUDA Paralella Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		

10	Tema 4: MIMD Duración: 02:00 LM: Actividad del tipo Lección Magistral	Práctica 2: CUDA Paralella Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
11	Tema 5: SIMD Duración: 01:00 LM: Actividad del tipo Lección Magistral	Práctica 2: CUDA Paralella Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		Temas 3 y 4: Coprocesamiento y MIMD EX: Técnica del tipo Examen Escrito Evaluación continua Duración: 01:00
12	Tema 5: SIMD Duración: 02:00 LM: Actividad del tipo Lección Magistral	Práctica 3: Paralella CUDA Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
13	Tema 5: SIMD Duración: 02:00 LM: Actividad del tipo Lección Magistral	Práctica 3: Paralella CUDA Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
14	Tema 6: Paralelismo interno Duración: 02:00 LM: Actividad del tipo Lección Magistral	Práctica 3: Paralella CUDA Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
15		Práctica 3: Colchón Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		Competencia: Planificación OT: Otras técnicas evaluativas Evaluación continua Duración: 01:00
16				Prácticas 2 y 3: CUDA y Paralella OT: Otras técnicas evaluativas Evaluación continua Duración: 02:00 Competencia: Planificación OT: Otras técnicas evaluativas Evaluación continua Duración: 02:00
17				Temas 5 y 6: SIMD y Paralelismo interno EX: Técnica del tipo Examen Escrito Evaluación continua Duración: 02:00 Examen final EX: Técnica del tipo Examen Escrito Evaluación sólo prueba final Duración: 02:00

Las horas de actividades formativas no presenciales son aquellas que el estudiante debe dedicar al estudio o al trabajo personal.

Para el cálculo de los valores totales, se estima que por cada crédito ECTS el alumno dedicará dependiendo del plan de estudios, entre 26 y 27 horas de trabajo presencial y no presencial.

* El cronograma sigue una planificación teórica de la asignatura y puede sufrir modificaciones durante el curso.

7. Actividades y criterios de evaluación

7.1. Actividades de evaluación de la asignatura

7.1.1. Evaluación continua

Sem.	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
6	Temas 1 y 2: Intro y Conectividad	EX: Técnica del tipo Examen Escrito	Presencial	01:00	15%	3.5 / 10	CE1 CE3
8	Práctica1: MPI	OT: Otras técnicas evaluativas	Presencial	01:00	20%	3.5 / 10	CE3 CT5
11	Temas 3 y 4: Coprocesamiento y MIMD	EX: Técnica del tipo Examen Escrito	Presencial	01:00	15%	3.5 / 10	CE1 CE3
15	Competencia: Planificación	OT: Otras técnicas evaluativas	Presencial	01:00	1.5%	0 / 10	CT5
16	Prácticas 2 y 3: CUDA y Paralella	OT: Otras técnicas evaluativas	Presencial	02:00	30%	3.5 / 10	CE3 CT5
16	Competencia: Planificación	OT: Otras técnicas evaluativas	Presencial	02:00	3.5%	0 / 10	CT5
17	Temas 5 y 6: SIMD y Paralelismo interno	EX: Técnica del tipo Examen Escrito	Presencial	02:00	15%	3.5 / 10	CE1 CE3

7.1.2. Evaluación sólo prueba final

Sem	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
17	Examen final	EX: Técnica del tipo Examen Escrito	Presencial	02:00	100%	5 / 10	CE1 CE3 CT5

7.1.3. Evaluación convocatoria extraordinaria

Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
Examen final	EX: Técnica del tipo Examen Escrito	Presencial	02:00	100%	5 / 10	CE1 CE3 CT5

7.2. Criterios de evaluación

EVALUACIÓN CONTINUA: (Ver tabla del apartado anterior "Actividades de Evaluación")

La nota final se calcula sumando la nota de teoría (5 puntos de los 10 totales) y la nota de prácticas (5 puntos de los 10 totales).

En cada una de las pruebas (salvo la evaluación de la competencia sobre planificación), se exige un mínimo de 3,5 puntos sobre 10 para poder superar la asignatura, **exigiéndose además** que la suma de la nota de la parte exclusiva de teoría (Temas 1 a 6 inclusive) sea **al menos de un 4 sobre 10**.

La evaluación de la competencia sobre planificación aporta medio punto (0,5) de los 5 puntos de teoría.

Se recuerda que para aprobar es necesario que la nota final sea al menos un 5 sobre 10.

Se realizarán tres pruebas más o menos equiespaciadas (semanas 6, 11 y 17) que incluirán una parte tipo test y un ejercicio tipo "resolución de problemas" con varios apartados a desarrollar, en los que el alumno deberá aplicar los conocimientos teóricos explicados en clase. Se tendrá en cuenta la claridad del examen resuelto y se valorará la capacidad para ofrecer diferentes soluciones posibles, así como la eficacia y eficiencia de las mismas.

En el examen final ordinario se permitirá recuperar la prueba de los Temas 1 y 2, así como la prueba de los Temas 3 y 4 si se obtuvo una nota por debajo del mínimo exigido.

Se realizarán prácticas en ordenadores personales del laboratorio, así como en hardware algo más específico (tarjetas gráficas y placas Parallella). El profesor supervisará en cada sesión ese trabajo y evaluará por hitos mediante una serie de preguntas, peticiones de cambios y modificaciones en los trabajos realizados. Algunos grupos podrán ser citados a la prueba específica de las semanas 8 y 17 si no pudieron demostrar el nivel mínimo de desempeño en las prácticas. Con el adecuado seguimiento y control de estas prácticas se evaluará la competencia transversal de "Organización y Planificación".

EVALUACIÓN DE SÓLO PRUEBA FINAL:

Los alumnos que opten por EVALUACIÓN DE SÓLO PRUEBA FINAL, deberán solicitarlo expresamente antes del 1 de marzo de 2019. Para los alumnos que así lo hayan notificado, la prueba consistirá en un test de preguntas y varios problemas sobre los conceptos incluidos en el temario. Además deberán aportar las prácticas de la asignatura realizadas por el alumno, contestar a una serie de cuestiones sobre la realización de dichas prácticas y realizar modificaciones puntuales de los programas aportados, propuestas al criterio de los profesores de la asignatura.

La parte de teoría y de prácticas pesan cada una un 50% de la nota, exigiéndose un mínimo del 40% en la parte de teoría y un mínimo del 35% en la parte de prácticas. La nota final debe ser al menos de un 5 sobre 10.

RELACIÓN DE Resultados de Aprendizaje EVALUADOS EN CADA PRUEBA DE LA EVALUACIÓN CONTINUA

Semana	Descripción	Resultado Evaluado
6	Temas 1 y 2	RA128 y RA130
8	Práctica 1	RA303
11	Temas 3 y 4	RA131
15	Planificación	RA442
16	Prácticas 2 y 3. Planificación	RA303 y RA442
17 Coincidente con final	Temas 5 y 6.	RA129 y RA304

8. Recursos didácticos

8.1. Recursos didácticos de la asignatura

Nombre	Tipo	Observaciones
Hennesy y Patterson. Computer Architecture. A Quantitative Approach 5ª Ed. Morgan Kaufmann, 2012	Bibliografía	
David E. Culler & Jaswinder Pal Singh. Parallel Computer Architecture: A Hardware/Software Approach. Morgan Kaufmann Publishers, 1999	Bibliografía	
José Duato y otros. Interconnection Networks. An Engineering Approach. Morgan Kaufmann, 2003	Bibliografía	
John Paul Shen y Mikko H. Lipasti. Arquitectura de Computadores: Fundamentos de los procesadores superescalares. McGraw-Hill, 2005-2006	Bibliografía	
Página de acceso a información MPI	Recursos web	http://www.mcs.anl.gov/research/projects/mpi/
Página de acceso a información CUDA	Recursos web	www.nvidia.es
Página de acceso a información placa Parallella	Recursos web	www.parallella.org
Laboratorio 4405 y 4401	Equipamiento	Cluster de PC's con sistemas QuadCore. 12 tarjetas Parallella con procesador de 16 núcleos. 12 placas de desarrollo de NVIDIA JETSON TK1 con 192 cores CUDA

9. Otra información

9.1. Otra información sobre la asignatura

En esta asignatura se evaluará la competencia transversal de "Organización y Planificación" (CT5).

Las prácticas requieren un esfuerzo de organización y planificación al ser desarrolladas en tres entornos distintos con tres modelos de programación paralela diferentes. A lo largo del semestre se les hará un seguimiento y control de las prácticas para comprobar su capacidad de organizarse y planificarse.

Los alumnos, haciendo uso del horario de tutorías, interactuarán con el profesor para resolver dudas y enfocar adecuadamente el trabajo.