



UNIVERSIDAD
POLITÉCNICA
DE MADRID

PROCESO DE
COORDINACIÓN DE LAS
ENSEÑANZAS PR/CL/001



E.T.S. de Ingenieros
Industriales

ANX-PR/CL/001-01

GUÍA DE APRENDIZAJE

ASIGNATURA

53001242 - Arquitectura De Sistemas Digitales

PLAN DE ESTUDIOS

05AZ - Master Universitario En Ingenieria Industrial

CURSO ACADÉMICO Y SEMESTRE

2022/23 - Segundo semestre

Índice

Guía de Aprendizaje

| | |
|--|---|
| 1. Datos descriptivos..... | 1 |
| 2. Profesorado..... | 1 |
| 3. Conocimientos previos recomendados..... | 2 |
| 4. Competencias y resultados de aprendizaje..... | 2 |
| 5. Descripción de la asignatura y temario..... | 3 |
| 6. Cronograma..... | 5 |
| 7. Actividades y criterios de evaluación..... | 7 |
| 8. Recursos didácticos..... | 8 |

1. Datos descriptivos

1.1. Datos de la asignatura

| | |
|--|--|
| Nombre de la asignatura | 53001242 - Arquitectura de Sistemas Digitales |
| No de créditos | 3 ECTS |
| Carácter | Optativa |
| Curso | Segundo curso |
| Semestre | Cuarto semestre |
| Período de impartición | Febrero-Junio |
| Idioma de impartición | Castellano |
| Titulación | 05AZ - Master Universitario en Ingeniería Industrial |
| Centro responsable de la titulación | 05 - Escuela Técnica Superior De Ingenieros Industriales |
| Curso académico | 2022-23 |

2. Profesorado

2.1. Profesorado implicado en la docencia

| Nombre | Despacho | Correo electrónico | Horario de tutorías * |
|--|-----------------|---------------------------|---------------------------------|
| Yago Torroja Fungairiño (Coordinador/a) | E3 | yago.torroja@upm.es | Sin horario. |

* Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

3. Conocimientos previos recomendados

3.1. Asignaturas previas que se recomienda haber cursado

El plan de estudios Master Universitario en Ingeniería Industrial no tiene definidas asignaturas previas recomendadas para esta asignatura.

3.2. Otros conocimientos previos recomendados para cursar la asignatura

- Sistemas microprocesadores
- Electrónica digital

4. Competencias y resultados de aprendizaje

4.1. Competencias

- (a) - APLICA. Habilidad para aplicar conocimientos científicos, matemáticos y tecnológicos en sistemas relacionados con la práctica de la ingeniería.
- (b) - EXPERIMENTA. Habilidad para diseñar y realizar experimentos así como analizar e interpretar datos.
- (g) - COMUNICA. Habilidad para comunicar eficazmente.
- (i) - SE ACTUALIZA. Reconocimiento de la necesidad y la habilidad para comprometerse al aprendizaje continuo.
- (k) - USA HERRAMIENTAS. Habilidad para usar las técnicas, destrezas y herramientas ingenieriles modernas necesarias para la práctica de la ingeniería.

(n) - IDEA. Creatividad

4.2. Resultados del aprendizaje

RA77 - Desarrollo de múltiples soluciones a un problema

RA354 - Diseñar sistemas digitales complejos

RA78 - Empleo de herramientas informáticas específicas

RA91 - Discusión y justificación del planteamiento de soluciones alternativas

RA75 - RA1. Capacidad de Crear, Diseñar, Implementar y Operar un sistema electrónico

RA355 - Diseño, implementación y pruebas de sistemas electrónicos

5. Descripción de la asignatura y temario

5.1. Descripción de la asignatura

La asignatura de Arquitectura de Sistemas Digitales pretende aportar al alumno los conocimientos necesarios para diseñar los sistemas digitales electrónicos desde un punto de vista arquitectural.

Con este enfoque en mente, se analizan distintas soluciones a un mismo problema desde un punto de vista cualitativo y cuantitativo, y se plantean soluciones de diseño top-down.

El enfoque es eminentemente práctico, de modo que los alumnos enfocan el problema desde la concepción teórico/práctica de una implementación hardware de un sistema completo usando para ello distintas plataformas como FPGAs, microprocesadores o PCs.

Como aplicaciones objetivo se trabajará con dos tipos de sistemas digitales: un sistema microprocesador y un sintetizador digital de audio.

5.2. Temario de la asignatura

1. Introducción. Diseño de una arquitectura clásica de un UP
2. Coste y Prestaciones. Análisis de arquitecturas de CPUs
3. Mejora de prestaciones: Segmentación y jerarquía de la memoria
4. Fundamentos teóricos de la aplicación objetivo
5. Caso práctico: Sinstesis digital de Audio

6. Cronograma

6.1. Cronograma de la asignatura *

| Sem | Actividad en aula | Actividad en laboratorio | Tele-enseñanza | Actividades de evaluación |
|-----|--|---|----------------|--|
| 1 | Introducción Arquitectura picoProcesador (pP) Duración: 02:00 AC: Actividad del tipo Acciones Cooperativas | | | |
| 2 | Arquitectura picoProcesador (pP) : Descifrando el código VHDL Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio | Laboratorio: Trabajo en aula con el pP Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio | | |
| 3 | Coste y prestaciones, juego de instrucciones Duración: 01:00 LM: Actividad del tipo Lección Magistral | Laboratorio: Trabajo en aula con el pP Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio | | |
| 4 | Presentación de las arquitecturas propuestas Duración: 01:00 OT: Otras actividades formativas | Laboratorio: Trabajo en aula con el pP Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio | | |
| 5 | Segmentación Duración: 01:00 LM: Actividad del tipo Lección Magistral | Laboratorio: Trabajo en aula con el pP Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio | | |
| 6 | Jerarquía de la memoria Duración: 01:00 LM: Actividad del tipo Lección Magistral | Laboratorio: Trabajo en aula con el pP Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio | | |
| 7 | Evaluación de las arquitecturas propuestas Duración: 02:00 OT: Otras actividades formativas | | | 1ª Entrega: Esquema de arquitectura, instrucciones añadidas, código VHDL y resultados de simulación y/o implementación. PG: Técnica del tipo Presentación en Grupo Evaluación continua Presencial Duración: 00:00 |
| 8 | Fundamentos de la aplicación objetivo: Síntesis de audio Duración: 02:00 LM: Actividad del tipo Lección Magistral | | | |
| 9 | Discusión del diseño de la aplicación objetivo Duración: 01:00 AC: Actividad del tipo Acciones Cooperativas | Trabajo con un DCO Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio | | |

| | | | | |
|----|--|---|--|--|
| 10 | Diseño del generador de envolvente Duración: 01:00 AC: Actividad del tipo Acciones Cooperativas | Laboratorio: Aplicación objetivo Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio | | |
| 11 | Diseño del VCA y del Mixer Duración: 01:00 AC: Actividad del tipo Acciones Cooperativas | Laboratorio: Aplicación objetivo Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio | | |
| 12 | Diseño del VCF Duración: 01:00 AC: Actividad del tipo Acciones Cooperativas | Laboratorio: Aplicación objetivo Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio | | |
| 13 | Soluciones polifónicas Duración: 01:00 AC: Actividad del tipo Acciones Cooperativas | Laboratorio: Aplicación objetivo Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio | | |
| 14 | Presentación de resultados del trabajo Duración: 02:00 AC: Actividad del tipo Acciones Cooperativas | | | 2ª Entrega: Esquema arquitectural de la aplicación objetivo, código VHDL y resultados de simulación y/o implementación. PG: Técnica del tipo Presentación en Grupo Evaluación continua Presencial Duración: 00:00 |
| 15 | | | | |
| 16 | | | | |
| 17 | | | | |

Para el cálculo de los valores totales, se estima que por cada crédito ECTS el alumno dedicará dependiendo del plan de estudios, entre 26 y 27 horas de trabajo presencial y no presencial.

* El cronograma sigue una planificación teórica de la asignatura y puede sufrir modificaciones durante el curso derivadas de la situación creada por la COVID-19.

7. Actividades y criterios de evaluación

7.1. Actividades de evaluación de la asignatura

7.1.1. Evaluación (progresiva)

| Sem. | Descripción | Modalidad | Tipo | Duración | Peso en la nota | Nota mínima | Competencias evaluadas |
|------|---|--|------------|----------|-----------------|-------------|--|
| 7 | 1ª Entrega: Esquema de arquitectura, instrucciones añadidas, código VHDL y resultados de simulación y/o implementación. | PG: Técnica del tipo Presentación en Grupo | Presencial | 00:00 | 50% | 5 / 10 | (k) (a) (n) (b) (g) |
| 14 | 2ª Entrega: Esquema arquitectural de la aplicación objetivo, código VHDL y resultados de simulación y/o implementación. | PG: Técnica del tipo Presentación en Grupo | Presencial | 00:00 | 50% | 5 / 10 | (g) (i) (k) (a) (n) (b) |

7.1.2. Prueba evaluación global

No se ha definido la evaluación sólo por prueba final.

7.1.3. Evaluación convocatoria extraordinaria

No se ha definido la evaluación extraordinaria.

7.2. Criterios de evaluación

Evaluación progresiva: para aprobar la asignatura es necesario haber hecho la entrega de los trabajos planteados durante el curso tal y como están planteados en esta guía.

Evaluación mediante prueba global: se siguen los mismos criterios que en la evaluación progresiva, y por tanto es necesario haber hecho la entrega de los trabajos planteados durante el curso tal y como están planteados en esta guía.

Evaluación extraordinaria: se siguen los mismos criterios que en la evaluación progresiva, y por tanto es necesario haber hecho la entrega de los trabajos planteados durante el curso tal y como están planteados en esta guía.

8. Recursos didácticos

8.1. Recursos didácticos de la asignatura

| Nombre | Tipo | Observaciones |
|---|--------------|---------------|
| Computer Architecture, Fifth Edition: A Quantitative Approach, Patterson & Hennessy | Bibliografía | |
| Computer Organization and Design, Fourth Edition: The Hardware/Software Interface, Patterson & Hennessy | Bibliografía | |
| Digital Design and Computer Architecture, Harris & Harris | Bibliografía | |