



UNIVERSIDAD  
POLITÉCNICA  
DE MADRID

PROCESO DE  
COORDINACIÓN DE LAS  
ENSEÑANZAS PR/CL/001



E.T.S. de Ingenieros de  
Telecomunicacion

# ANX-PR/CL/001-01

## GUÍA DE APRENDIZAJE

### ASIGNATURA

**93001104 - Sistemas Electronicos Para lot / Sistemas Empotrados**

### PLAN DE ESTUDIOS

09AQ - Master Universitario En Ingenieria De Telecomunicacion

### CURSO ACADÉMICO Y SEMESTRE

2023/24 - Primer semestre

## Índice

---

### Guía de Aprendizaje

1. Datos descriptivos.....	1
2. Profesorado.....	1
3. Conocimientos previos recomendados.....	2
4. Competencias y resultados de aprendizaje.....	2
5. Descripción de la asignatura y temario.....	3
6. Cronograma.....	6
7. Actividades y criterios de evaluación.....	9
8. Recursos didácticos.....	11
9. Otra información.....	12

## 1. Datos descriptivos

### 1.1. Datos de la asignatura

<b>Nombre de la asignatura</b>	93001104 - Sistemas Electronicos para lot / Sistemas Empotrados
<b>No de créditos</b>	4 ECTS
<b>Carácter</b>	Optativa
<b>Curso</b>	Segundo curso
<b>Semestre</b>	Tercer semestre
<b>Período de impartición</b>	Septiembre-Enero
<b>Idioma de impartición</b>	Castellano
<b>Titulación</b>	09AQ - Master Universitario en Ingenieria de Telecomunicacion
<b>Centro responsable de la titulación</b>	09 - Escuela Tecnica Superior De Ingenieros De Telecomunicacion
<b>Curso académico</b>	2023-24

## 2. Profesorado

### 2.1. Profesorado implicado en la docencia

<b>Nombre</b>	<b>Despacho</b>	<b>Correo electrónico</b>	<b>Horario de tutorías *</b>
Pedro Jose Malagon Marzo	B-113	pedro.malagon.marzo@upm.es	Sin horario. Solicitar tutorías concertándolas por correo electrónico
Alvaro Araujo Pinto (Coordinador/a)	B-104.1b	alvaro.araujo@upm.es	X - 12:00 - 14:00 Para cualquier otra hora, concertar cita por correo electrónico

\* Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

## 3. Conocimientos previos recomendados

---

### 3.1. Asignaturas previas que se recomienda haber cursado

El plan de estudios Master Universitario en Ingeniería de Telecomunicación no tiene definidas asignaturas previas recomendadas para esta asignatura.

### 3.2. Otros conocimientos previos recomendados para cursar la asignatura

- Lenguaje de programación C: 11 primeros temas del tutorial [<https://ocw.mit.edu/courses/electrical-engineering-and-computer-science/6-087-practical-programming-in-c-january-iap-2010/>]

- Electrónica digital básica

## 4. Competencias y resultados de aprendizaje

---

### 4.1. Competencias

CE12 - Capacidad para utilizar dispositivos lógicos programables, así como para diseñar sistemas electrónicos avanzados, tanto analógicos como digitales. Capacidad para diseñar componentes de comunicaciones como por ejemplo encaminadores, conmutadores, concentradores, emisores y receptores en diferentes bandas.

CE15 - Capacidad para la integración de tecnologías y sistemas propios de la Ingeniería de Telecomunicación, con carácter generalista, y en contextos más amplios y multidisciplinares como por ejemplo en bioingeniería, conversión fotovoltaica, nanotecnología, telemedicina.

CG2 - Que los estudiantes sepan aplicar los conocimientos adquiridos y su capacidad de resolución de problemas en entornos nuevos o poco conocidos dentro de contextos más amplios (o multidisciplinares) relacionados con su área de estudio.

## 4.2. Resultados del aprendizaje

RA215 - Analizar y diseñar sistemas electrónicos teniendo en cuenta aspectos de compatibilidad electromagnética

RA218 - Analizar y diseñar el software de un sistema electrónico

RA217 - Analizar la fiabilidad de un sistema electrónico y diseñar sistemas en base a restricciones de fiabilidad

RA327 - Conocimientos cualitativos y cuantitativos del diseño de sistemas electrónicos

RA115 - Implementar aplicaciones sobre un Sistema Operativo de tiempo real en sistemas avanzados de procesadores

RA116 - Diseñar e implementar aplicaciones reales usando plataformas de diseño basadas en procesadores avanzados

## 5. Descripción de la asignatura y temario

---

### 5.1. Descripción de la asignatura

Este curso contempla dos aspectos de manera simultánea: computación y restricciones. Está claro que los sistemas de computación tienen un impacto muy importante en nuestras vidas, y está claro que tod@ ingenier@ o científic@ debe tener unos conocimientos básicos sobre su funcionamiento interno. Pero, ¿por qué deberíamos preocuparnos de las restricciones?

Los sistemas empotrados, como cualquier sistema de computación, tienen que realizar una funcionalidad. Pero también tienen que cumplir unas restricciones a menudo muy estrictas:

- Restricciones de tiempo: El ABS de un coche tiene que activar los frenos en un tiempo muy corto para evitar accidentes.
- Una reducción en los requisitos de memoria y tamaño implica dispositivos más ligeros, más portables y más baratos.
- Los teléfonos móviles, los dispositivos multimedia portátiles y los dispositivos wearables suelen tener restricciones muy fuertes de consumo de energía.
- Por último, con tan escasos recursos, la seguridad se convierte en un reto muy difícil.

Además, un sistema empotrado tiene que funcionar en el peor escenario posible, debe ser diseñado para cumplir las restricciones incluso en el caso peor.

En este curso l@s estudiantes aprenderán a programar sistemas empotrados basados en microprocesador y diseñar extensiones hardware para funcionar en el caso peor, considerando todas las restricciones durante el diseño y la implementación. Empezaremos por los conceptos más básicos para pronto avanzar a las técnicas más avanzadas.

El curso está organizado en torno a varias prácticas, con nivel creciente de dificultad que se realizan tanto en casa como en el laboratorio..

Al final del curso l@s estudiantes:

- Entender cómo funcionan los sistemas empotrados basados en microcontrolador
- Entender las restricciones de los sistemas empotrados
- Entender cómo funcionan las herramientas de síntesis de sistemas empotrados (HW & SW)
- Analizar errores de diseño (HW & SW) basándose en los efectos observados y el conocimiento sobre las herramientas de desarrollo
- Diseñar el sw y hw de un sistema empotrado con restricciones

## 5.2. Temario de la asignatura

### 1. Introducción a los sistemas empotrados

- 1.1. Aplicaciones
- 1.2. Ejemplo motivante
- 1.3. Proceso de diseño

### 2. Modelado de comportamientos dinámicos

- 2.1. Sistemas continuos
- 2.2. Sistemas discretos
- 2.3. Máquinas de estados finitos
- 2.4. Modelos de computación concurrentes

### 3. Diseño de sistemas empotrados

- 3.1. Microcontroladores para sistemas empotrados
- 3.2. Arquitectura de memoria
- 3.3. Entrada/Salida
- 3.4. Multitarea
- 3.5. Planificación
- 3.6. Escenarios de prueba

### 4. Análisis y verificación

- 4.1. Invariantes y lógica temporal
- 4.2. Equivalencia y refinamiento
- 4.3. Model checking

### 5. Seguridad en Sistemas Empotrados

- 5.1. Protección de código
- 5.2. Integridad y privacidad

### 5.3. Ataques

### 5.4. Mejoras arquitecturales

## 6. Cronograma

### 6.1. Cronograma de la asignatura \*

Sem	Actividad en aula	Actividad en laboratorio	Tele-enseñanza	Actividades de evaluación
1	<p><b>1.1. Introducción y conceptos básicos. Sistemas empotrados. Sistemas ciberfísicos. Restricciones. Desarrollo cruzado.</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p><b>1.2. Ejemplo motivador.</b> Duración: 01:00 AC: Actividad del tipo Acciones Cooperativas</p>			
2	<p><b>2.1 Modelado de sistemas dinámicos continuos</b> Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p><b>2.2. Modelado de sistemas dinámicos discretos. 2.3. Máquinas de estados finitos</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>			
3	<p><b>2.3. Máquinas de estados finitos</b> Duración: 03:00 LM: Actividad del tipo Lección Magistral</p>			
4	<p><b>3.1. Diseño de sistemas empotrados. Procesadores para sistemas empotrados</b> Duración: 03:00 LM: Actividad del tipo Lección Magistral</p>			
5	<p><b>3.1. Diseño para sistemas empotrados. Procesadores para sistemas empotrados</b> Duración: 01:00 LM: Actividad del tipo Lección Magistral</p>	<p><b>Práctica 1: Introducción al entorno de desarrollo</b> Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p><b>Práctica 1: Introducción al entorno de desarrollo y placa de diseño</b> ET: Técnica del tipo Prueba Telemática Evaluación continua Presencial Duración: 04:00</p>
6	<p><b>Panel sobre diseño de procesadores para sistema empotrados</b> Duración: 02:00 AC: Actividad del tipo Acciones Cooperativas</p> <p><b>Revisión de la práctica 1</b> Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio</p>			

7	<p><b>3.2. Diseño de sistemas empotrados. Arquitectura de memoria</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p><b>3.3. Diseño de sistemas empotrados. Entrada/salida</b> Duración: 01:00 LM: Actividad del tipo Lección Magistral</p>			<p><b>Práctica 2: Diseño de Máquinas de estados finitos</b> ET: Técnica del tipo Prueba Telemática Evaluación continua Presencial Duración: 02:00</p>
8	<p><b>Revisión de la práctica 2</b> Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio</p>	<p><b>Panel sobre diseño de memoria para sistema empotrados</b> Duración: 02:00 AC: Actividad del tipo Acciones Cooperativas</p>		
9	<p><b>3.4. Diseño de sistemas empotrados. Multitarea.</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p><b>3.5. Diseño de sistemas empotrados. Planificación</b> Duración: 01:00 LM: Actividad del tipo Lección Magistral</p>			<p><b>Práctica 3: Programación de entrada/salida</b> ET: Técnica del tipo Prueba Telemática Evaluación continua y sólo prueba final Presencial Duración: 04:00</p>
10	<p><b>Actividades de planificación de tiempo real</b> Duración: 01:00 PR: Actividad del tipo Clase de Problemas</p> <p><b>Revisión de la práctica 3</b> Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>			
11	<p><b>3.6. Diseño e implementación de escenarios de prueba</b> Duración: 03:00 LM: Actividad del tipo Lección Magistral</p>			<p><b>Práctica 4: Programación con sistema operativo</b> ET: Técnica del tipo Prueba Telemática Evaluación continua y sólo prueba final Presencial Duración: 03:00</p>
12	<p><b>4.2. Modelos concurrentes síncronos. Máquinas de estados finitos. Equivalencia y refinamiento.</b> Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p><b>Revisión de la práctica 4</b> Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>			
13	<p><b>4.1. Análisis y verificación. Invariantes y lógica temporal</b> Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p><b>5.1. Protección de código 5.2. Integridad y privacidad</b> Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>			

14	5.3. Ataques 5.4. Mejoras arquitecturales Duración: 03:00 LM: Actividad del tipo Lección Magistral			
15				<b>Examen para evaluación progresiva</b> EX: Técnica del tipo Examen Escrito Evaluación continua Presencial Duración: 02:00  <b>Examen global</b> EX: Técnica del tipo Examen Escrito Evaluación sólo prueba final Presencial Duración: 02:00
16				
17				

Para el cálculo de los valores totales, se estima que por cada crédito ECTS el alumno dedicará dependiendo del plan de estudios, entre 26 y 27 horas de trabajo presencial y no presencial.

## 7. Actividades y criterios de evaluación

### 7.1. Actividades de evaluación de la asignatura

#### 7.1.1. Evaluación (progresiva)

Sem.	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
5	Práctica 1: Introducción al entorno de desarrollo y placa de diseño	ET: Técnica del tipo Prueba Telemática	Presencial	04:00	5%	5 / 10	CG2 CE12 CE15
7	Práctica 2: Diseño de Máquinas de estados finitos	ET: Técnica del tipo Prueba Telemática	Presencial	02:00	15%	5 / 10	CG2 CE12 CE15
9	Práctica 3: Programación de entrada/salida	ET: Técnica del tipo Prueba Telemática	Presencial	04:00	15%	5 / 10	CG2 CE12 CE15
11	Práctica 4: Programación con sistema operativo	ET: Técnica del tipo Prueba Telemática	Presencial	03:00	15%	5 / 10	CG2 CE12 CE15
15	Examen para evaluación progresiva	EX: Técnica del tipo Examen Escrito	Presencial	02:00	50%	5 / 10	CG2 CE12 CE15

#### 7.1.2. Prueba evaluación global

Sem	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
9	Práctica 3: Programación de entrada/salida	ET: Técnica del tipo Prueba Telemática	Presencial	04:00	15%	5 / 10	CG2 CE12 CE15
11	Práctica 4: Programación con sistema operativo	ET: Técnica del tipo Prueba Telemática	Presencial	03:00	15%	5 / 10	CG2 CE12 CE15

15	Examen global	EX: Técnica del tipo Examen Escrito	Presencial	02:00	70%	5 / 10	CG2 CE12 CE15
----	---------------	-------------------------------------	------------	-------	-----	--------	---------------------

### 7.1.3. Evaluación convocatoria extraordinaria

Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
Práctica 3: Programación de entrada/salida	ET: Técnica del tipo Prueba Telemática	Presencial	00:00	15%	4 / 10	CG2 CE12 CE15
Práctica 4: Programación con sistema operativo	ET: Técnica del tipo Prueba Telemática	Presencial	00:00	15%	4 / 10	CG2 CE12 CE15
Examen final	EX: Técnica del tipo Examen Escrito	Presencial	00:00	70%	5 / 10	CG2 CE12 CE15

## 7.2. Criterios de evaluación

CONVOCATORIA ORDINARIA: MODALIDAD EVALUACIÓN PROGRESIVA: La asignatura se aprobará cuando se obtenga una calificación mayor o igual a 5 puntos sobre un total de 10. Dicha calificación es la suma de las calificaciones correspondientes a las diferentes actividades de evaluación (4 entregas prácticas y examen final teórico-práctico por escrito). Además, para poder aprobar en la modalidad de evaluación progresiva, es necesario obtener una nota mínima de 5 puntos (sobre 10) en todas las pruebas de evaluación, incluido el examen escrito que se realizará en la convocatoria oficial.

CONVOCATORIA ORDINARIA: GLOBAL: el 70% de la calificación de los alumnos que presenten el escrito arriba referido se otorgará en función de una única prueba final a celebrar en la convocatoria oficial. Además, es necesario presentar el día del examen las prácticas 3 y 4, sobre la que se realizará algunas preguntas de control en el examen. Estas práctica suponen un 30% de la nota final. La contestación incorrecta de las preguntas de control en el examen supone la anulación de la práctica.

CONVOCATORIA EXTRAORDINARIA: el 70% de la calificación de los alumnos que presenten el escrito arriba referido se otorgará en función de una única prueba final a celebrar en la convocatoria oficial. Además, es necesario presentar el día del examen las prácticas 3 y 4, sobre las que se realizarán algunas preguntas de control en el examen. Estas práctica suponen un 30% (15% cada una de ellas) de la nota final. La contestación incorrecta de las preguntas de control en el examen supone la anulación de la práctica.

## 8. Recursos didácticos

### 8.1. Recursos didácticos de la asignatura

Nombre	Tipo	Observaciones
Moodle de la asignatura	Recursos web	
Edward A. Lee and Sanjit A. Seshia, Introduction to Embedded Systems, A Cyber-Physical Systems Approach, <a href="http://LeeSeshia.org">http://LeeSeshia.org</a> , ISBN 978-0-557-70857-4, 2011.	Bibliografía	
Marilyn Wolf, Computers as Components: Principles of Embedded Computing System Design, 3rd edition, Morgan Kaufmann, ISBN 978-0-12-388436-7, 2012.	Bibliografía	Complementario, nivel básico.
Jane W. S. Liu, Real-Time Systems, Prentice Hall, ISBN 0-13-099651-3, 2000	Bibliografía	Complementario, planificación de sistemas de tiempo real.
Test-Driven Development for Embedded C. James W. Grenning	Bibliografía	Complementario, módulo de pruebas

## 9. Otra información

---

### 9.1. Otra información sobre la asignatura

#### OBJETIVOS DE DESARROLLO SOSTENIBLE

Esta asignatura está alineada con las estrategia de implantación de la Universidad Politécnica de Madrid de los ODS en la Agenda 2030.

Los objetivos ODS que se trabajan en la asignatura son:

- 3.6 Para 2030, reducir a la mitad el número de muertes y lesiones causadas por accidentes de tráfico en el mundo. Trabajando en sistemas autónomos de mejora a la conducción asistida.
- 4.4 Aumentar el número de personas con las competencias profesionales y técnicas necesarias para acceder al empleo, al trabajo decente y al emprendimiento. Fortaleciendo la formación técnica y profesional del alumnado.
- 4.7 Asegurar que todos los estudiantes adquieran los conocimientos teóricos y prácticos necesarios para promover el desarrollo sostenible. Incluyendo el desarrollo sostenible como un criterio en las decisiones de diseño de los sistemas.
- 9.5 Aumentar la investigación científica y mejorar la capacidad tecnológica industrial. Potenciando aspectos de investigación y temas de prospectiva tecnológica.
- 11.6 Reducir el impacto ambiental negativo de las ciudades. Trabajando en diseño de SmartCities y sistemas IoT con baja huella de carbono.
- 17.7 Promover el desarrollo de tecnologías ecológicamente racionales y su transferencia, divulgación y difusión a los países en desarrollo en condiciones favorables. Buscando retos que se adecúen a este objetivo.