



UNIVERSIDAD
POLITÉCNICA
DE MADRID

PROCESO DE
COORDINACIÓN DE LAS
ENSEÑANZAS PR/CL/001



E.T.S. de Ingenieros
Informaticos

ANX-PR/CL/001-01

GUÍA DE APRENDIZAJE

ASIGNATURA

105000369 - Sistemas Digitales

PLAN DE ESTUDIOS

10ID - Doble Grado En Ingenieria Informatica Y En Ade

CURSO ACADÉMICO Y SEMESTRE

2023/24 - Segundo semestre

Índice

Guía de Aprendizaje

| | |
|--|----|
| 1. Datos descriptivos..... | 1 |
| 2. Profesorado..... | 1 |
| 3. Conocimientos previos recomendados..... | 2 |
| 4. Competencias y resultados de aprendizaje..... | 3 |
| 5. Descripción de la asignatura y temario..... | 4 |
| 6. Cronograma..... | 6 |
| 7. Actividades y criterios de evaluación..... | 9 |
| 8. Recursos didácticos..... | 12 |
| 9. Otra información..... | 13 |

1. Datos descriptivos

1.1. Datos de la asignatura

| | |
|--|--|
| Nombre de la asignatura | 105000369 - Sistemas Digitales |
| No de créditos | 6 ECTS |
| Carácter | Básica |
| Curso | Segundo curso |
| Semestre | Cuarto semestre |
| Período de impartición | Febrero-Junio |
| Idioma de impartición | Castellano |
| Titulación | 10ID - Doble Grado en Ingeniería Informática y en ADE |
| Centro responsable de la titulación | 10 - Escuela Técnica Superior De Ingenieros Informaticos |
| Curso académico | 2023-24 |

2. Profesorado

2.1. Profesorado implicado en la docencia

| Nombre | Despacho | Correo electrónico | Horario de tutorías * |
|----------------------------|-----------------|---------------------------|--|
| Angel Mario Garcia Pedrero | 4211 | angelmario.garcia@upm.es | Sin horario. Previa petición de hora por email |
| Agustin Alvarez Marquina | 4211 | agustin.alvarez@upm.es | Sin horario. Previa petición de hora por email |

| | | | |
|------------------------------------|------|--------------------------------|---|
| Consuelo Gonzalo Martin | 4101 | consuelo.gonzalo@upm.es | Sin horario. Previa petición de hora por email |
| M.estibaliz Martinez Izquierdo | 4210 | mariaestibaliz.martinez@upm.es | Sin horario. Previa petición de hora por email |
| Laura Ortiz Martin (Coordinador/a) | | laura.ortiz@upm.es | Sin horario. Previa petición de hora por email |
| Nazario Felix Gonzalez | | n.felix@upm.es | Sin horario. Previa petición de hora por email |
| Cesar Benavente Peces | | cesar.benavente@upm.es | Sin horario. Previa petición de hora por email |

* Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

2.3. Profesorado externo

| Nombre | Correo electrónico | Centro de procedencia |
|---------------------|--------------------------|-----------------------|
| Francisco Naveros | francisco.naveros@upm.es | UPM |
| Daniel Gomez Aguado | daniel.gaguado@upm.es | CCS |

3. Conocimientos previos recomendados

3.1. Asignaturas previas que se recomienda haber cursado

- Fundamentos Físicos Y Tecnológicos De La Informática

3.2. Otros conocimientos previos recomendados para cursar la asignatura

- Álgebra de Boole

4. Competencias y resultados de aprendizaje

4.1. Competencias

10II-CE02 - Formalización y especificación de problemas reales cuya solución requiere el uso de la informática.

10II-CE10 - Concebir y desarrollar sistemas digitales utilizando lenguajes de descripción hardware.

10II-CG01/21 - Capacidad de resolución de problemas aplicando conocimientos de matemáticas, ciencias e ingeniería.

10II-CG05 - Capacidad de gestión de la información.

10II-CG19 - Capacidad para usar las tecnologías de la información y la comunicación.

4.2. Resultados del aprendizaje

RA25 - Diseñar y analizar un sistema digital (combinacional y secuencial) y su construcción en tecnología CMOS.

RA254 - Conocimiento de las partes integrantes del soporte físico de los ordenadores.

RA253 - Capacidad para la resolución de problemas de análisis y diseño en el ámbito de la electrónica digital, relativos a Sistemas Digitales.

RA26 - Especificar y simular el funcionamiento de sistemas digitales mediante lenguajes de descripción hardware.

RA255 - Capacidad para diseñar, realizar experimentos e interpretar los resultados en Sistemas Digitales.

5. Descripción de la asignatura y temario

5.1. Descripción de la asignatura

La asignatura de Sistemas Digitales tiene como objetivo que los alumnos aprendan los conceptos necesarios para diseñar y realizar las unidades funcionales que componen los sistemas informáticos. Ello abarca desde la construcción a nivel físico con componentes lógicos y de memoria, así como el nivel de simulación mediante Lenguajes de Descripción Hardware (HDL). Se comienza describiendo la funcionalidad de las puertas lógicas y los sistemas combinacionales y se continúa presentando los subsistemas clásicos destinados a la realización de operaciones aritméticas y lógicas hasta el almacenamiento de la información. A partir de estos conocimientos se introduce el concepto de sistemas secuenciales, detallando su metodología de diseño para los sistemas secuenciales síncronos. Finalizando la asignatura con una breve introducción a las memorias.

5.2. Temario de la asignatura

1. Circuitos Combinacionales

- 1.1. Introducción a los sistemas digitales
- 1.2. Funciones combinacionales. Simplificación e implementación
- 1.3. Multiplexores
- 1.4. Codificadores y decodificadores
- 1.5. Comparadores
- 1.6. Modelado de circuitos combinacionales en VHDL

2. Sistemas aritméticos básicos

- 2.1. Sistemas numéricos posicionales. Binario, octal, hexadecimal y BCD
- 2.2. Aritmética entera con signo: Signo magnitud, complemento a uno, complemento a dos. Extensión de

signo

2.3. Semisumador y sumador completo, Sumador binario paralelo con acarreo serie

2.4. Sumador/restador en complemento a dos. Detección del desbordamiento

2.5. Ejemplo de una unidad aritmético lógica

2.6. Modelado de circuitos aritméticos en VHDL

3. Registro de la información

3.1. Sistemas síncronos. Relojes

3.2. Almacenamiento estático de la información. Latches y biestables

3.3. Especificación de los biestables. Frecuencia máxima, tiempos de setup y de hold

3.4. Registros, pilas y contadores

3.5. Modelado de biestables y registros en VHDL

4. Sistemas Secuenciales Síncronos

4.1. Definición de sistema secuencial

4.2. Concepto de estado. Máquinas de estados finitos (FSM)

4.3. Autómatas de Mealy y de Moore

4.4. Especificación y etapas de diseño de sistemas secuenciales síncronos

4.5. Modelado de máquinas de estados finitos en VHDL

5. Introducción a las memorias

5.1. Conceptos y terminología básicos

5.2. Clasificación y jerarquías

5.3. Memorias de solo lectura (ROM)

5.4. Memorias de acceso aleatorio (RAM)

5.5. Expansión de memorias

6. Cronograma

6.1. Cronograma de la asignatura *

| Sem | Actividad en aula | Actividad en laboratorio | Tele-enseñanza | Actividades de evaluación |
|-----|---|---|----------------|--|
| 1 | <p>Presentación de la asignatura, guía docente y plataforma Moodle. Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema1: Circuitos Combinacionales Duración: 03:00 LM: Actividad del tipo Lección Magistral</p> | | | |
| 2 | <p>Tema 1: Circuitos Combinacionales Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 1: Circuitos combinacionales Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p> | | | |
| 3 | <p>Tema 1: Circuitos combinacionales Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 1 Circuitos combinacionales Duración: 01:00 PR: Actividad del tipo Clase de Problemas</p> | <p>Introducción a la herramienta de simulación de VHDL Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio</p> | | |
| 4 | <p>Tema 1: Circuitos combinacionales Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p> | <p>Práctica de Sistemas Combinacionales en VHDL Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> | | |
| 5 | <p>Tema 2: Sistemas aritméticos básicos Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> | <p>Práctica de Sistemas Combinacionales en VHDL Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> | | |
| 6 | <p>Tema 2: Sistemas aritméticos básicos Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 2: Sistemas aritméticos básicos Duración: 01:00 PR: Actividad del tipo Clase de Problemas</p> | <p>Práctica de Sistemas Combinacionales en VHDL Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> | | |
| 7 | <p>Tema 2: Sistemas aritméticos básicos Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p> <p>Tema 3: Registro de la información Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> | | | <p>Entrega de memoria de los resultados de simulación en VHDL de circuitos combinacionales TG: Técnica del tipo Trabajo en Grupo Evaluación continua Presencial Duración: 01:30</p> |

| | | | | |
|----|---|---|--|--|
| 8 | <p>Tema 3: Registro de la información Duración: 02:30 PR: Actividad del tipo Clase de Problemas</p> | | | <p>Examen Parcial 1 EX: Técnica del tipo Examen Escrito Evaluación continua Presencial Duración: 01:00</p> <p>Examen Práctica 1 EX: Técnica del tipo Examen Escrito Evaluación continua Presencial Duración: 00:30</p> |
| 9 | <p>Tema 3: Registro de la información Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 3: Registro de la información Duración: 01:00 PR: Actividad del tipo Clase de Problemas</p> | | | |
| 10 | <p>Tema 3: Registro de la información Duración: 01:00 PR: Actividad del tipo Clase de Problemas</p> <p>Tema 4: Sistemas Secuenciales Síncronos Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> | | | |
| 11 | <p>Tema 4: Sistemas Secuenciales Síncronos Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> | | | |
| 12 | <p>Tema 4: Sistema Secuenciales síncronos Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p> <p>Tema 4: Sistemas Secuenciales Síncronos Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> | | | |
| 13 | <p>Tema 4: Sistema Secuenciales síncronos Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p> | <p>Práctica de Maquinas de Estados Finitos en VHDL Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> | | |
| 14 | <p>Tema 4: Sistemas Secuenciales Síncronos Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> | <p>Práctica de Maquinas de Estados Finitos en VHDL Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> | | |
| 15 | <p>Tema 4: Sistema Secuenciales síncronos Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p> | <p>Práctica de Maquinas de Estados Finitos en VHDL Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> | | |
| 16 | <p>Tema 5: Memorias Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema 5: Memorias Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p> | | | <p>Entrega de la memoria de los resultados de simulación en VHDL de Maquinas de Estados Finitos. TG: Técnica del tipo Trabajo en Grupo Evaluación continua Presencial Duración: 01:30</p> |

| | | | | |
|----|--|--|--|--|
| 17 | | | | <p>Examen Parcial 2 EX: Técnica del tipo Examen Escrito Evaluación continua Presencial Duración: 01:30</p> <p>Examen práctica 2 EX: Técnica del tipo Examen Escrito Evaluación continua Presencial Duración: 01:00</p> <p>Prueba global EX: Técnica del tipo Examen Escrito Evaluación sólo prueba final Presencial Duración: 02:30</p> <p>Prueba global prácticas EX: Técnica del tipo Examen Escrito Evaluación sólo prueba final Presencial Duración: 01:30</p> |
|----|--|--|--|--|

Para el cálculo de los valores totales, se estima que por cada crédito ECTS el alumno dedicará dependiendo del plan de estudios, entre 26 y 27 horas de trabajo presencial y no presencial.

* El cronograma sigue una planificación teórica de la asignatura y puede sufrir modificaciones durante el curso derivadas de la situación creada por la COVID-19.

7. Actividades y criterios de evaluación

7.1. Actividades de evaluación de la asignatura

7.1.1. Evaluación (progresiva)

| Sem. | Descripción | Modalidad | Tipo | Duración | Peso en la nota | Nota mínima | Competencias evaluadas |
|------|---|---------------------------------------|------------|----------|-----------------|-------------|--|
| 7 | Entrega de memoria de los resultados de simulación en VHDL de circuitos combinacionales | TG: Técnica del tipo Trabajo en Grupo | Presencial | 01:30 | 3% | 0 / 10 | 10II-CG05 10II-CG19 10II-CE02 10II-CG01/21 10II-CE10 |
| 8 | Examen Parcial 1 | EX: Técnica del tipo Examen Escrito | Presencial | 01:00 | 25% | 0 / 10 | 10II-CG05 10II-CE02 10II-CG01/21 10II-CE10 |
| 8 | Examen Práctica 1 | EX: Técnica del tipo Examen Escrito | Presencial | 00:30 | 7% | / 10 | 10II-CG05 10II-CG19 10II-CG01/21 |
| 16 | Entrega de la memoria de los resultados de simulación en VHDL de Maquinas de Estados Finitos. | TG: Técnica del tipo Trabajo en Grupo | Presencial | 01:30 | 6% | 0 / 10 | 10II-CG05 10II-CG19 10II-CE02 10II-CG01/21 10II-CE10 |
| 17 | Examen Parcial 2 | EX: Técnica del tipo Examen Escrito | Presencial | 01:30 | 45% | 0 / 10 | 10II-CG05 10II-CG19 10II-CE02 10II-CG01/21 10II-CE10 |
| 17 | Examen práctica 2 | EX: Técnica del tipo Examen Escrito | Presencial | 01:00 | 14% | / 10 | 10II-CE02 10II-CG01/21 10II-CE10 |

7.1.2. Prueba evaluación global

| Sem | Descripción | Modalidad | Tipo | Duración | Peso en la nota | Nota mínima | Competencias evaluadas |
|-----|---------------|-------------------------------------|------------|----------|-----------------|-------------|--|
| 17 | Prueba global | EX: Técnica del tipo Examen Escrito | Presencial | 02:30 | 70% | 0 / 10 | 10II-CG05 10II-CG19 10II-CE02 10II-CG01/21 10II-CE10 |

| | | | | | | | |
|----|-------------------------|-------------------------------------|------------|-------|-----|------|--|
| 17 | Prueba global prácticas | EX: Técnica del tipo Examen Escrito | Presencial | 01:30 | 30% | / 10 | 10II-CE02 10II-CG01/21 10II-CE10 |
|----|-------------------------|-------------------------------------|------------|-------|-----|------|--|

7.1.3. Evaluación convocatoria extraordinaria

| Descripción | Modalidad | Tipo | Duración | Peso en la nota | Nota mínima | Competencias evaluadas |
|--|--|---------------|----------|-----------------|-------------|--|
| Entrega de memorias y resultados de prácticas 1,2 ,3 | TG: Técnica del tipo Trabajo en Grupo | No Presencial | 01:30 | 9% | 0 / 10 | 10II-CG05 10II-CG19 10II-CE02 10II-CG01/21 10II-CE10 |
| Prueba final: examen parcial 1 y 2 | EX: Técnica del tipo Examen Escrito | Presencial | 02:30 | 70% | 0 / 10 | 10II-CG05 10II-CG19 10II-CE02 10II-CG01/21 10II-CE10 |
| Examen de prácticas 1,2 y 3 | EP: Técnica del tipo Examen de Prácticas | Presencial | 00:30 | 21% | 0 / 10 | 10II-CG05 10II-CG19 10II-CE02 10II-CG01/21 10II-CE10 |

7.2. Criterios de evaluación

La asignatura se superará cuando se obtenga una **nota igual o superior a 5 sobre 10 puntos**.

CONVOCATORIA ORDINARIA

La nota final de la asignatura se calculará:

NOTA= 70% nota Examen + 30% nota prácticas

1. La nota de prácticas vendrá dada por la realización y desarrollo de las mismas (30%) y de un examen (70%) de cada una de las dos prácticas*, cuyas contribuciones a la nota final serán:

Primera práctica (10%) = 3% realización, elaboración y entrega de memoria + 7% examen prácticas.

Segunda práctica (20%) = 6 % realización, elaboración y entrega de memoria + 14% examen prácticas.

*Los alumnos deben de realizar las prácticas con su grupo de clase.

2. Para poder aprobar la asignatura es obligatorio realizar TODAS las prácticas propuestas en el curso, la entrega de sus memorias y la realización de sus correspondientes exámenes.

3. La realización de las prácticas, que es incremental e iterativa, es obligatoria durante el periodo de docencia. La nota correspondiente al guión entregado en tiempo y forma de cada una de las prácticas no es recuperable. Sí se podrá recuperar el porcentaje correspondiente al examen de la primera práctica en la prueba global.

4. En la fecha de realización del primer examen parcial (25%), se hará el examen de la práctica 1.

5. En la fecha de realización del segundo examen parcial (45%), se hará el examen de la práctica 2.

6. En la fecha de realización del segundo parcial, el alumno podrá presentarse a la prueba global que constará de dos partes : examen parcial 2 y examen de la práctica 2 (común a todos los estudiantes) y una segunda parte que consistirá en el examen parcial 1 y el examen de la práctica 1, que permitirá superar la asignatura si no ha sido superada mediante el sistema de evaluación progresiva, siendo la nota final la de la prueba global. Hacer notar que el peso de la prueba global es del 91%. El porcentaje correspondiente a la entrega de memorias, no se podrá recuperar, siguiendo el punto 3.

CONVOCATORIA EXTRAORDINARIA

La nota final de la asignatura en esta convocatoria se calculará:

NOTA= 70% Examen + 30% Prácticas

Esta convocatoria es independiente de la ordinaria de Junio, por lo que únicamente se mantiene de una convocatoria a otra la nota de las prácticas, si éstas están aprobadas.

- Los alumnos que tuvieran nota igual o superior a 5 puntos sobre 10 en las Prácticas realizadas durante el curso lectivo, no tendrán que examinarse de las prácticas. Se guardará la calificación de las prácticas de la asignatura para cursos posteriores, únicamente cuando la calificación final de las mismas sea mayor o igual que 5 puntos sobre 10, de acuerdo a la ponderación indicada (bloque liberado).
- Los alumnos que tuvieran nota inferior a 5 puntos sobre 10 en las Prácticas, deberán realizarlas, desarrollar y entregar las memorias de todas las prácticas propuestas y no aprobadas durante el curso, así como realizar un examen correspondiente a la parte práctica.
- La nota de prácticas se determinará con los mismos criterios establecidos en la convocatoria ordinaria.

8. Recursos didácticos

8.1. Recursos didácticos de la asignatura

| Nombre | Tipo | Observaciones |
|---|--------------|-----------------|
| Fundamentos de Sistemas Digitales. T.L. Floyd; Pearson Education 2006 | Bibliografía | Texto general |
| Sistemas Digitales. A. Lloris, A. Prieto y L. Parrilla; McGraw-Hill, 2003 | Bibliografía | Texto adicional |
| VHDL. Lenguaje para síntesis y modelado de circuitos. F. Pardo y J. Boluda; Ed. Rama 2003 | Bibliografía | Texto VHDL |

| | | |
|--|--------------|-----------------------------|
| Diseño de Sistemas Digitales con VHDL. S.A. Pérez, E. Soto y S. Fernández; Ed. Thomson 2003 | Bibliografía | Texto adicional VHDL |
| Fundamentals of Digital Logicwith VHDL Design. S. Brown and Z. Vranesic; McGraw-Hill 2009 | Bibliografía | Texto en inglés |
| http://tamarisco.datsi.fi.upm.es/ASIG NATURAS/SD/ | Bibliografía | Página web de la asignatura |
| Diseño de Sistemas Digitales a través de Diseños Esquemáticos y VHDL. Volumen 1. Roffe Samaniego, N. F., Editorial Digital del Tecnológico de Monterrey, 2018. | Bibliografía | Libro electrónico |
| Digital Systems. From Logic Gates to Processors, Deschamps, J.-P., Valderrama, E. y Terés, Ll., Ed. Springer 2017 | Bibliografía | Texto en Inglés |
| Contemporary Logic Design, Randy, H. K. Y Gaetano, B. (2a Edición), Ed. Prentice Hall, 2005. | Bibliografía | Texto en Inglés |

9. Otra información

9.1. Otra información sobre la asignatura

De acuerdo con los Objetivos de Desarrollo Sostenible (ODS), la asignatura se relaciona con el ODS9: Industria, Innovación e Infraestructura..

ADVERTENCIA

Actuación ante fraude académica

Ante la comprobación de fraude académico durante el desarrollo de pruebas de evaluación, se aplicará lo recogido en el artículo 13 de la Normativa de Evaluación UPM aprobada en Consejo de Gobierno de 26 de mayo de 2022.