ANX-PR/CL/001-01
GUÍA DE APRENDIZAJE

ASIGNATURA

615000319 - Programacion De Hw Reconfigurable

PLAN DE ESTUDIOS

61CI - Grado En Ingenieria De Computadores

CURSO ACADÉMICO Y SEMESTRE

2023/24 - Segundo semestre

Índice

Guía de Aprendizaje

1. Datos descriptivos....1
2. Profesorado....1
3. Conocimientos previos recomendados....2
4. Competencias y resultados de aprendizaje....3
5. Descripción de la asignatura y temario....4
6. Cronograma....6
7. Actividades y criterios de evaluación....9
8. Recursos didácticos....13
9. Otra información....15

1. Datos descriptivos

1.1. Datos de la asignatura

Nombre de la asignatura	615000319 - Programacion de Hw Reconfigurable
No de créditos	6 ECTS
Carácter	Obligatoria
Curso	Tercero curso
Semestre	Sexto semestre
Período de impartición	Febrero-Junio
Idioma de impartición	Castellano
Titulación	61CI - Grado en Ingenieria de Computadores
Centro responsable de la titulación	61 - Escuela Tecnica Superior De Ingenieria De Sistemas Informaticos
Curso académico	2023-24

2. Profesorado

2.1. Profesorado implicado en la docencia

Nombre	Despacho	Correo electrónico	Horario de tutorías *
Vicente Angel Garcia Alcantara (Coordinador/a)	D-4011	vicente.garcia@upm.es	Sin horario. El horario de tutorías actualizado podrá consultarse en la plataforma Moodle y/o web: https://tutor.etsisi.upm.es/.

Alejandro Leo Ramirez	D-4219	alejandro.leo.ramirez@upm.es	Sin horario. El horario de tutorías actualizado podrá consultarse en la plataforma Moodle y/o web: https://tutor.etsisi.upm.es/.

* Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

2.3. Profesorado externo

Nombre	Correo electrónico	Centro de procedencia
Carlos Andrés Gilarranz Casado	carlosandres.gilarranz@upm.es	Escuela Técnica Superior de Ingeniería Agronómica, Alimentaria y de Biosistemas

3. Conocimientos previos recomendados

3.1. Asignaturas previas que se recomienda haber cursado

- Fundamentos De Computadores

- Estructura De Computadores

- Tecnologia De Computadores

3.2. Otros conocimientos previos recomendados para cursar la asignatura

- Se requieren conocimientos de circuitos lógicos, electrónica y programación.

- Se requieren destrezas necesarias para la realización de montajes electrónicos físicos.

4. Competencias y resultados de aprendizaje

4.1. Competencias

CE1 - Capacidad de diseñar y construir sistemas digitales, incluyendo computadores, sistemas basados en microprocesador y sistemas de comunicaciones

CE5 - Capacidad de analizar, evaluar y seleccionar las plataformas hardware y software más adecuadas para el soporte de aplicaciones empotradas y de tiempo real.

CT3 - Comunicación oral: Expresar con claridad y oportunidad las ideas, conocimientos y reflexiones propios a través de la palabra, adaptándose a las características de la situación y la audiencia para lograr su comprensión.

CT8 - Trabajo en equipo: Ser capaz de trabajar como miembro de un equipo interdisciplinar con la finalidad de contribuir a desarrollar proyectos con pragmatismo y sentido de la responsabilidad, asumiendo compromisos teniendo en cuenta los recursos disponibles.

4.2. Resultados del aprendizaje

RA122 - Define y desarrolla las fases principales de un proyecto formulando especificaciones, requisitos, planificación, objetivos principales de cada fase, desarrollo, validación y mantenimiento

RA119 - Identifica e interpreta manuales y hojas de características de los circuitos y componentes integrados comerciales.

RA70 - Utiliza entornos y herramientas de desarrollo

RA141 - Es capaz de trabajar como miembro de un equipo con la finalidad de contribuir a desarrollar proyectos con pragmatismo y sentido de la responsabilidad, asumiendo compromisos y teniendo en cuenta los recursos disponibles. Se desenvuelve de modo que logra generar confianza y credibilidad en un grupo de colaboradores, además del compromiso para el logro de la visión corporativa a través de negociaciones y motivaciones, y no de manera coercitiva e individualista.

RA121 - Compara, evalúa y selecciona el dispositivo hardware más apropiado para cada aplicación en función de estimadores, parámetros o indicadores

RA67 - Comprende los elementos de los lenguajes de programación de un paradigma estructurado

RA123 - Elige el tipo de implementación hardware más adecuado para cada una de las fases, en función de

costes, velocidad, área y potencia, manejando el lenguaje de descripción y programación hardware más adecuado, validando el resultado en prototipo.

5. Descripción de la asignatura y temario

5.1. Descripción de la asignatura

Los objetivos de la asignatura son:

- Describir la funcionalidad estructural de los dispositivos de prototipado rápido. Conocer diferentes entornos y herramientas de desarrollo orientadas al prototipado rápido.
- Conocer y aplicar las técnicas y estrategias de diseño hardware programable modernas.
- Implementar diferentes sistemas o microarquitecturas utilizando metodologías programables.
- Conocer los distintos lenguajes de descripción hardware (HDL) de alto nivel.
- Utilización de componentes hardware y software en un único sistema electrónico permitiendo combinar las características de flexibilidad y altas prestaciones. Estos sistemas heterogéneos se perfilan como la solución más viable para los problemas planteados por aplicaciones basadas en las nuevas tecnologías de la información, como las comunicaciones móviles, aplicaciones multimedia, o sistemas de control específicos (hogar, automoción, aviación), esto es, en los sistemas empotrados (*embedded systems*).

5.2. Temario de la asignatura

1. Fundamentos del diseño hardware clásico (RA122) (RA123)

   1.1. Generalidades sobre los Sistemas Digitales

   1.2. Componentes lógicos básicos

   1.3. Restricciones físicas básicas en el diseño hardware

   1.4. Especificaciones típicas de los Data Sheet

   1.5. Estrategias y alternativas de diseño

2. Dispositivos lógicos programables (RA70) (RA119) (RA121) (RA123)

   2.1. Introducción a la Lógica Programable

   2.2. Dispositivos programables básicos, sencillos y avanzados

   2.3. Dispositivos programables complejos (FPGAs)

   2.4. Tecnologías de programación soportadas por los dispositivos lógicos programables

3. Metodología de diseño de un sistema digital con lógica reprogramable (RA121) (RA122) (RA123)

3.1. Flujograma de tareas involucradas en el diseño digital programable

3.2. Entornos de diseño automático

3.3. Diseño, desarrollo, síntesis, implementación y validación de un proyecto

3.4. Ejemplificación de casos prácticos de hardware digital

4. Modelización de un sistema digital: captura de esquemáticos (RA67) (RA70) (RA122) (RA123) (RA141)

4.1. Entorno de desarrollo

4.2. Estrategias de diseño

5. Lenguajes de descripción hardware. Aplicación a estructuras de computadores de propósito específico (RA67)

5.1. Generalidades. Introducción a los HDLs. Sintaxis básica

5.2. Modelización de circuitos digitales utilizando HDLs

5.3. Subprogramas. Paquetes y librerías

5.4. HDL para síntesis

5.5. Diseño de Sistemas Digitales Complejos. Unidades de propósito específico y de propósito general

6. Realización de proyecto sobre tarjetas de desarrollo y/o evaluación (RA67) (RA70) (RA122) (RA123) (RA141)

6.1. Introducción

6.2. Implementaciones físicas sencillas

6.3. Planificación, diseño e implementación del proyecto final de asignatura (PFA)

6. Cronograma

6.1. Cronograma de la asignatura *

Sem	Actividad en aula	Actividad en laboratorio	Tele-enseñanza	Actividades de evaluación
1	**Presentación** Duración: 01:00 LM: Actividad del tipo Lección Magistral **Tema1** Duración: 03:00 LM: Actividad del tipo Lección Magistral			
2	**Tema 2** Duración: 04:00 LM: Actividad del tipo Lección Magistral			
3	**Tema 3** Duración: 01:00 LM: Actividad del tipo Lección Magistral **Tema 4** Duración: 01:00 LM: Actividad del tipo Lección Magistral	**Laboratorio T4** Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		
4		**Laboratorio T4** Duración: 04:00 PL: Actividad del tipo Prácticas de Laboratorio		**Entrega prácticas de laboratorio T4. Captura de Esquemáticos.** EP: Técnica del tipo Examen de Prácticas Evaluación continua Presencial Duración: 00:00
5	**Tema 5** Duración: 03:00 LM: Actividad del tipo Lección Magistral			**Evaluación Temas 1, 2 y 3. Teorico.** EX: Técnica del tipo Examen Escrito Evaluación continua Presencial Duración: 01:00
6		**Laboratorio T5** Duración: 04:00 PL: Actividad del tipo Prácticas de Laboratorio		
7	**Tema 6** Duración: 01:00 LM: Actividad del tipo Lección Magistral	**Laboratorio T5** Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio **Laboratorio T6. PFA-Anteproyecto** Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio		
		Laboratorio T6. PFA-Anteproyecto Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio **Modelización esquemática.** Duración: 02:00 PL: Actividad del tipo Prácticas de		**Control prácticas de laboratorio T4. Captura de Esquemáticos.** EP: Técnica del tipo Examen de Prácticas Evaluación continua Presencial Duración: 00:00 **Entrega prácticas de laboratorio T5.**

8		Laboratorio		**VHDL.** EP: Técnica del tipo Examen de Prácticas Evaluación continua Presencial Duración: 00:00 **Proyecto Fin de Asignatura (PFA): Evaluación Anteproyecto.** EP: Técnica del tipo Examen de Prácticas Evaluación continua Presencial Duración: 00:00
9		**Realización del proyecto en el laboratorio** Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio **Modelización en HDL.** Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio		**Control prácticas laboratorio del Tema 5. Codificación en HDL.** EP: Técnica del tipo Examen de Prácticas Evaluación continua Presencial Duración: 00:00
10		**Realización del proyecto en el laboratorio** Duración: 04:00 PL: Actividad del tipo Prácticas de Laboratorio		
11		**Realización del proyecto en el laboratorio** Duración: 04:00 PL: Actividad del tipo Prácticas de Laboratorio		
12		**Realización del proyecto en el laboratorio** Duración: 04:00 PL: Actividad del tipo Prácticas de Laboratorio		**Entrega prácticas de laboratorio T6. Implementaciones físicas básicas.** EP: Técnica del tipo Examen de Prácticas Evaluación continua Presencial Duración: 00:00
13		**Realización del proyecto en el laboratorio** Duración: 04:00 PL: Actividad del tipo Prácticas de Laboratorio		
14		**Realización del proyecto en el laboratorio** Duración: 04:00 PL: Actividad del tipo Prácticas de Laboratorio		**Control prácticas laboratorio del T6. PFA: Implementación Física en FPGA.** EP: Técnica del tipo Examen de Prácticas Evaluación continua Presencial Duración: 00:00
15		**Exposición PFA.** Duración: 04:00 PL: Actividad del tipo Prácticas de Laboratorio		**Control prácticas laboratorio del T6. PFA: Memoria.** EP: Técnica del tipo Examen de Prácticas Evaluación continua Presencial Duración: 00:00 **Control prácticas laboratorio del T6. PFA: Exposición.** EP: Técnica del tipo Examen de Prácticas Evaluación continua Presencial Duración: 00:00

16				
17				**Evaluación Temas 1, 2 y 3. Teorico.** EX: Técnica del tipo Examen Escrito Evaluación sólo prueba final Presencial Duración: 00:30 **Control prácticas de laboratorio T4. Captura de Esquemáticos.** EP: Técnica del tipo Examen de Prácticas Evaluación sólo prueba final Presencial Duración: 01:00 **Control prácticas laboratorio del Tema 5. Codificación en HDL.** EP: Técnica del tipo Examen de Prácticas Evaluación sólo prueba final Presencial Duración: 01:00 **Proyecto Fin de Asignatura (PFA): Evaluación Anteproyecto.** EP: Técnica del tipo Examen de Prácticas Evaluación sólo prueba final Presencial Duración: 00:00 **Control prácticas laboratorio del T6. PFA: Implementación Física en FPGA.** EP: Técnica del tipo Examen de Prácticas Evaluación sólo prueba final Presencial Duración: 00:00 **Control prácticas laboratorio del T6. PFA: Memoria.** EP: Técnica del tipo Examen de Prácticas Evaluación sólo prueba final Presencial Duración: 00:00 **Control prácticas laboratorio del T6. PFA: Exposición.** EP: Técnica del tipo Examen de Prácticas Evaluación sólo prueba final Presencial Duración: 00:30

Para el cálculo de los valores totales, se estima que por cada crédito ECTS el alumno dedicará dependiendo del plan de estudios, entre 26 y 27 horas de trabajo presencial y no presencial.

7. Actividades y criterios de evaluación

7.1. Actividades de evaluación de la asignatura

7.1.1. Evaluación (progresiva)

Sem.	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
4	Entrega prácticas de laboratorio T4. Captura de Esquemáticos.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	3%	/ 10	CT8 CE1 CE5
5	Evaluación Temas 1, 2 y 3. Teorico.	EX: Técnica del tipo Examen Escrito	Presencial	01:00	10%	3.5 / 10	CE5
8	Control prácticas de laboratorio T4. Captura de Esquemáticos.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	10%	5 / 10	CT8 CE1 CE5
8	Entrega prácticas de laboratorio T5. VHDL.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	3%	/ 10	CT8 CE5
8	Proyecto Fin de Asignatura (PFA): Evaluación Anteproyecto.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	10%	5 / 10	CT8 CE5
9	Control prácticas laboratorio del Tema 5. Codificación en HDL.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	10%	5 / 10	CT8 CE1 CE5
12	Entrega prácticas de laboratorio T6. Implementaciones físicas básicas.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	4%	/ 10	CT8 CE1 CE5
14	Control prácticas laboratorio del T6. PFA: Implementación Física en FPGA.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	15%	5 / 10	CT8 CE1 CE5

15	Control prácticas laboratorio del T6. PFA: Memoria.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	15%	5 / 10	CT8 CE1 CE5
15	Control prácticas laboratorio del T6. PFA: Exposición.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	20%	5 / 10	CT3 CT8

7.1.2. Prueba evaluación global

Sem	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
17	Evaluación Temas 1, 2 y 3. Teorico.	EX: Técnica del tipo Examen Escrito	Presencial	00:30	10%	3.5 / 10	CE5
17	Control prácticas de laboratorio T4. Captura de Esquemáticos.	EP: Técnica del tipo Examen de Prácticas	Presencial	01:00	10%	5 / 10	CT8 CE1 CE5
17	Control prácticas laboratorio del Tema 5. Codificación en HDL.	EP: Técnica del tipo Examen de Prácticas	Presencial	01:00	10%	5 / 10	CT8 CE1 CE5
17	Proyecto Fin de Asignatura (PFA): Evaluación Anteproyecto.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	10%	5 / 10	CT8 CE5
17	Control prácticas laboratorio del T6. PFA: Implementación Física en FPGA.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	15%	5 / 10	CT8 CE1 CE5
17	Control prácticas laboratorio del T6. PFA: Memoria.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	15%	5 / 10	CT8 CE1 CE5
17	Control prácticas laboratorio del T6. PFA: Exposición.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:30	20%	5 / 10	CT3 CT8

7.1.3. Evaluación convocatoria extraordinaria

Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
Evaluación Temas 1, 2 y 3. Teórico.	EX: Técnica del tipo Examen Escrito	Presencial	00:30	10%	3.5 / 10	CE5
Control prácticas de laboratorio T4. Captura de Esquemáticos.	EP: Técnica del tipo Examen de Prácticas	Presencial	01:00	10%	5 / 10	CT8 CE1 CE5
Control prácticas laboratorio del Tema 5. Codificación en HDL.	EP: Técnica del tipo Examen de Prácticas	Presencial	01:00	10%	5 / 10	CT8 CE1 CE5
Proyecto Fin de Asignatura (PFA): Evaluación Anteproyecto.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	10%	5 / 10	CT8 CE5
Control prácticas laboratorio del T6. PFA: Implementación Física en FPGA.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	15%	5 / 10	CT8 CE1 CE5
Control prácticas laboratorio del T6. PFA: Memoria.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	20%	5 / 10	CT8 CE1 CE5
Control prácticas laboratorio del T6. PFA: Exposición.	EP: Técnica del tipo Examen de Prácticas	Presencial	00:30	25%	5 / 10	CT3 CT8

7.2. Criterios de evaluación

Evaluación (Progresiva)

- Realización de prueba teórica de los temas T1, T2 y T3 con un 10% de peso (RA119) (RA121) (RA122) (RA123).
- Entrega de prácticas del Tema 4 (captura de esquemáticos): con un 3% de peso. Esta prueba es NO recuperable.
- Realización de prueba práctica del Tema 4 (captura de esquemáticos) con un 10% de peso (RA70) (RA119) (RA121) (RA122) (RA123).
- Entrega de prácticas del Tema 5 (codificación en VHDL): con un 3% de peso. Esta prueba es NO recuperable.
- Realización de prueba práctica del Tema 5 (codificación en VHDL) con un 10% de peso (RA67) (RA70).
- Planteamiento, planificación, desarrollo, validación, exposición y defensa, en grupo, del Proyecto Final de Asignatura (PFA) con el 64% de peso (RA67) (RA70) (RA122) (RA123) (RA141), ponderándose, por partes, con los siguientes pesos:
    - Entrega de prácticas del Tema 6 (implementación física básica): con un 4% de peso. Esta prueba

es NO recuperable.
- Anteproyecto: 10% de peso.

- Implementación en FPGA: 15% de peso.
- Memoria del PFA: 15% de peso.
- Exposición y defensa: 20% de peso.

Las entregas prácticas de laboratorio (T4, T5 y T6) son, como se ha indicado, NO RECUPERABLES.

Para aprobar la asignatura, se tendrá que obtener una puntuación mayor o igual a 5 puntos (sobre 10 puntos) en la suma ponderada de todas las pruebas, si se ha alcanzado la nota mínima en todas ellas. Todas las pruebas son eliminatorias, de manera cualquier prueba aprobada en la evaluación progresiva significa tenerla aprobadas para el resto del curso académico actual.

Prueba Evaluación Global (*)

Cuando Jefatura de Estudios planifique (periodo de exámenes), se realizará la evaluación globalizadora a la que podrán concurrir todos los alumnos a las pruebas recuperables que no superarán en la evaluación progresiva.

- Realización de prueba teórica de los temas T1, T2 y T3 con un 10% de peso (RA119) (RA121) (RA122) (RA123).
- Realización de prueba práctica del Tema 4 (captura de esquemáticos) con un 10% de peso (RA70) (RA119) (RA121) (RA122) (RA123).
- Realización de prueba práctica del Tema 5 (codificación en VHDL) con un 10% de peso (RA67) (RA70).
- Planteamiento, planificación, desarrollo, validación, exposición y defensa, en grupo, del Proyecto Final de Asignatura (PFA) con el 60% de peso (RA67) (RA70) (RA122) (RA123) (RA141), ponderándose, por partes, con los siguientes pesos:
    - Anteproyecto: 10% de peso.
    - Implementación en FPGA: 15% de peso.
    - Memoria del PFA: 15% de peso.
    - Exposición y defensa: 20% de peso.

Para aprobar la asignatura, se tendrá que obtener una puntuación mayor o igual a 5 puntos (sobre 10 puntos) en la suma ponderada de todas las pruebas, si se ha alcanzado la nota mínima en todas ellas. Todas las pruebas son eliminatorias, de manera cualquier prueba aprobada en la evaluación global significa tenerla aprobadas para el resto del curso académico actual.

Evaluación Convocatoria Extraordinaria

Cuando Jefatura de Estudios planifique (periodo de exámenes), se realizará la evaluación globalizadora a la que podrán concurrir todos los alumnos a las pruebas recuperables que no superarán en la evaluación globalizadora.

- Realización de prueba teórica de los temas T1, T2 y T3 con un 10% de peso (RA119) (RA121) (RA122) (RA123).
- Realización de prueba práctica del Tema 4 (captura de esquemáticos) con un 10% de peso (RA70) (RA119) (RA121) (RA122) (RA123).
- Realización de prueba práctica del Tema 5 (codificación en VHDL) con un 10% de peso (RA67) (RA70).
- Planteamiento, planificación, desarrollo, validación, exposición y defensa, en grupo, del Proyecto Final de Asignatura (PFA) con el 60% de peso (RA67) (RA70) (RA122) (RA123) (RA141), ponderándose, por partes, con los siguientes pesos:
    - Anteproyecto: 10% de peso.
    - Implementación en FPGA: 15% de peso.
    - Memoria del PFA: 20% de peso.
    - Exposición y defensa: 25% de peso.

Para aprobar la asignatura, se tendrá que obtener una puntuación mayor o igual a 5 puntos (sobre 10 puntos) en la suma ponderada de todas las pruebas, si se ha alcanzado la nota mínima en todas ellas.

8. Recursos didácticos

8.1. Recursos didácticos de la asignatura

Nombre	Tipo	Observaciones
Dispositivos Lógicos Programables y sus aplicaciones E. Mandado, L. J. Alvarez y Mª D. Valdés. Ed. Thomson - Paraninfo.	Bibliografía	Complementaria

VHDL. Lenguaje para síntesis y modelado de circuitos. F. Pardo y J. Boluda. Ra-Ma	Bibliografía	Complementaria
Digital Systems Design. Using VHDL. C. H. Roth, Jr; L. Kurian John; Ed Thomson	Bibliografía	Complementaria
Digital Systems Design with VHDL and Synthesis. An Integrated Approach; K. C. Chang; Ed. IEEE Computer Society	Bibliografía	Complementaria
Rapid System Prototyping with FPGAs. R.C. Cofer and B. Harding. Elsevier.	Bibliografía	Complementaria
Rapid prototyping of Digital Systems; James O. Hamblen	Bibliografía	Complementaria
Dispositivos Lógicos Programables (PLD): Disño práctico de aplicaciones; J. M. García; E. J. Pérez; Ed. Ra-Ma	Bibliografía	Complementaria
https://moodle.upm.es/titulaciones/oficiales	Recursos web	Información general de la asignatura, apuntes, problemas resueltos, calificaciones, comunicación, etc
Aula de prácticas de laboratorio	Equipamiento	Laboratorio equipado con herramientas de diseño hardware, tipo MODELSISM, ISE WebPack, ISIM y FPGAs Boards. Dotado de cañón de proyección conectado a PC en la mesa del profesor y pizarras
Aula para clase teórica	Equipamiento	Aula de la ETSISI con cañón de video conectado a PC en la mesa del profesor. Sistema de audio inalámbrico. Pizarra clásica
Tarjetas de desarrollo de Dispositivos Lógicos Programables.	Equipamiento	Tarjetas de desarrollo de dispositivos lógicos programables donde los estudiantes realizarán las implementaciones físicas de su trabajo.

Otro material electrónico.	Equipamiento	Dispositivos electrónicos (como sensores y actuadores entre otros más estándares) que se emplearán en la realización de los Proyectos Fin de Asignatura.
Objetivos de Desarrollo Sostenible (ODS) de la ONU: Agenda.	Recursos web	https://www.un.org/sustainabledevelopment/es/objetivos-de-desarrollo-sostenible/

9. Otra información

9.1. Otra información sobre la asignatura

Las competencias transversales asignadas a la asignatura (CT3, comunicación oral, y CT8, trabajo en equipo) serán evaluadas durante la exposición y defensa del Proyecto Final de la Asignatura (PFA), con hasta un 10% del peso de dicha actividad.

Los Resultados de Aprendizaje son evaluados de la siguiente forma:

* en la prueba teórica: RA119, RA121, RA122 y RA123.

* en las pruebas prácticas: RA119, RA121, RA122, RA123, RA70 y RA67.

* en las exposiciones: RA122, RA123 y RA141.

La plataforma de enseñanza empleada será el Moodle de la Universidad (https://moodle.upm.es/titulaciones/oficiales/login/login.php).

La vía de comunicación predeterminada será el correo electrónico, usándose única y exclusivamente las direcciones institucionales.

Se emplearán las plataformas colaborativas Teams y SharePoint para la realización del Proyecto Final de Asignatura.

La asignatura fomentará, de forma no evaluable, los Objetivos de Desarrollo Sostenibles (ODS) de la ONU:

* ODS7 (Energía, eficiencia energética),

* ODS11 (ciudades sostenibles e inteligentes),

* ODS12 (producción y consumo responsables) y

* ODS13 (acción por el clima).

Objetivos y metas de desarrollo sostenible - Agenda: https://www.un.org/sustainabledevelopment/es/objetivos-de-desarrollo-sostenible/