



UNIVERSIDAD
POLITÉCNICA
DE MADRID

PROCESO DE
COORDINACIÓN DE LAS
ENSEÑANZAS PR/CL/001



E.T.S. de Ingenieros
Industriales

ANX-PR/CL/001-01

GUÍA DE APRENDIZAJE

ASIGNATURA

53001632 - Microelectronica

PLAN DE ESTUDIOS

05BI - Doble Master Universitario Ingenieria Industrial - Electronica Industrial

CURSO ACADÉMICO Y SEMESTRE

2025/26 - Primer semestre

Índice

Guía de Aprendizaje

| | |
|--|----|
| 1. Datos descriptivos..... | 1 |
| 2. Profesorado..... | 1 |
| 3. Conocimientos previos recomendados..... | 2 |
| 4. Competencias y resultados de aprendizaje..... | 3 |
| 5. Descripción de la asignatura y temario..... | 4 |
| 6. Cronograma..... | 6 |
| 7. Actividades y criterios de evaluación..... | 8 |
| 8. Recursos didácticos..... | 10 |

1. Datos descriptivos

1.1. Datos de la asignatura

| | |
|--|--|
| Nombre de la asignatura | 53001632 - Microelectronica |
| No de créditos | 3 ECTS |
| Carácter | Obligatoria |
| Curso | Segundo curso |
| Semestre | Tercer semestre |
| Período de impartición | Septiembre-Enero |
| Idioma de impartición | Inglés/Castellano |
| Titulación | 05BI - Doble Master Universitario Ingeniería Industrial - Electronica Industrial |
| Centro responsable de la titulación | 05 - E.T.S. De Ingenieros Industriales |
| Curso académico | 2025-26 |

2. Profesorado

2.1. Profesorado implicado en la docencia

| Nombre | Despacho | Correo electrónico | Horario de tutorías * |
|---|-----------------|---------------------------|---|
| Alfonso Rodriguez Medina (Coordinador/a) | UD Electrónica | alfonso.rodriquezm@upm.es | Sin horario. Please send an email to arrange a meeting |
| Jose Andres Otero Marnotes | UD Electrónica | joseandres.otero@upm.es | Sin horario. Please send an email to arrange a meeting |

| | | | |
|-------------------------|----------------|-----------------------|---|
| Daniel Vazquez Iglesias | UD Electrónica | daniel.vazquez@upm.es | Sin horario. Please send an email to arrange a meeting |
|-------------------------|----------------|-----------------------|---|

* Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

2.3. Profesorado externo

| Nombre | Correo electrónico | Centro de procedencia |
|-----------------------------------|------------------------------|---|
| Luis Donatien Waucquez Jiménez | luis.waucquez.jimenez@upm.es | Centro de Electrónica Industrial (CEI-UPM) |

3. Conocimientos previos recomendados

3.1. Asignaturas previas que se recomienda haber cursado

El plan de estudios Doble Master Universitario Ingeniería Industrial - Electrónica Industrial no tiene definidas asignaturas previas recomendadas para esta asignatura.

3.2. Otros conocimientos previos recomendados para cursar la asignatura

- Microprocessors
- Digital building blocks and architectures
- Digital electronics

4. Competencias y resultados de aprendizaje

4.1. Competencias

MUEI.CB06 - Poseer y comprender conocimientos que aporten una base u oportunidad de ser originales en el desarrollo y/o aplicación de ideas, a menudo en un contexto de investigación

MUEI.CB07 - Que los estudiantes sepan aplicar los conocimientos adquiridos y su capacidad de resolución de problemas en entornos nuevos o poco conocidos dentro de contextos más amplios (o multidisciplinares) relacionados con su área de estudio

MUEI.CE01 - Comprender, diseñar y analizar sistemas y componentes electrónicos en el ámbito de la electrónica industrial. Modelización y caracterización de sistemas electrónicos complejos.

MUEI.CE02 - Ser capaz de desarrollar un proyecto de diseño de un sistema electrónico, identificando sus principales retos, en ámbitos de aplicación tales como el aeroespacial, la automoción, la ingeniería médica, las energías renovables o las comunicaciones.

MUEI.CE04 - Utilización de herramientas CAD para la simulación, modelado y diseño de circuitos electrónicos industriales con altas prestaciones y/o restricciones.

MUEI.CG01 - Haber adquirido conocimientos avanzados y demostrado, en un contexto de investigación científica y tecnológica o altamente especializado, una comprensión detallada y fundamentada de los aspectos teóricos y prácticos y de la metodología de trabajo en uno o más campos de estudio.

MUEI.CG02 - Saber aplicar e integrar sus conocimientos, la comprensión de estos, su fundamentación científica y sus capacidades de resolución de problemas en entornos nuevos y definidos de forma imprecisa, incluyendo contextos de carácter multidisciplinar tanto investigadores como profesionales altamente especializados.

MUEI.CG06 - Haber desarrollado la autonomía suficiente para participar en proyectos de investigación y colaboraciones científicas o tecnológicas dentro de su ámbito temático, en contextos interdisciplinares y, en su caso, con una alta componente de transferencia del conocimiento.

MUEI.CT01 - Uso de la lengua inglesa

MUEI.CT02 - Liderazgo de equipos

MUII. (a) - APLICA Habilidad para aplicar conocimientos científicos, matemáticos y tecnológicos en sistemas relacionados con la práctica de la ingeniería.

MUII. (b) - EXPERIMENTA Habilidad para diseñar y realizar experimentos así como analizar e interpretar datos.

MUII. (c) - DISEÑA Habilidad para diseñar un sistema, componente o proceso que alcance los requisitos deseados teniendo en cuenta

MUII. (d) - TRABAJA EN EQUIPO. Habilidad para trabajar en equipos multidisciplinares.

MUII. (e) - RESUELVE. Habilidad para identificar, formular y resolver problemas de ingeniería.

MUII. (g) - COMUNICA Habilidad para comunicar eficazmente.

MUII. (k) - USA HERRAMIENTAS. Habilidad para usar las técnicas, destrezas y herramientas ingenieriles modernas necesarias para la práctica de la ingeniería.

MUII. (n) - IDEA Creatividad

4.2. Resultados del aprendizaje

RA46 - ? RA68 - Analizar los mecanismos de consumo de energía en los sistemas digitales y comprender los principios específicos para reducirlo

5. Descripción de la asignatura y temario

5.1. Descripción de la asignatura

This subject addresses two main topics: on the one hand, microelectronics, including CMOS technology (CMOS logic, fabrication, physical design and layout), advanced digital subsystems and components, key VLSI design concepts and methods (static timing analysis, low-power design, clock distribution and metastability) and IC testing; on the other hand, reconfigurable computing, including FPGA architectures, reconfiguration techniques, and both design- and run-time reconfiguration support.

5.2. Temario de la asignatura

1. Microelectronics

- 1.1. Introduction to microelectronics
- 1.2. CMOS Technology: CMOS logic, fabrication, physical design and layout
- 1.3. Advanced digital modules: datapath subsystems and memories
- 1.4. Practical aspects of VLSI design: static timing analysis, low-power design, clock distribution and metastability
- 1.5. IC testing and Design For Testability (DFT)

2. Reconfigurable Computing

- 2.1. Introduction to reconfigurable computing and self-adaptive systems
- 2.2. FPGA architectures and other reconfigurable devices
- 2.3. Reconfiguration techniques for commercial FPGAs
- 2.4. Design tools for reconfigurable systems using commercial FPGAs
- 2.5. Run-time management of reconfigurable systems

6. Cronograma

6.1. Cronograma de la asignatura *

| Sem | Actividad tipo 1 | Actividad tipo 2 | Tele-enseñanza | Actividades de evaluación |
|-----|---|---|----------------|---|
| 1 | Introduction to microelectronics Duración: 01:00 LM: Actividad del tipo Lección Magistral CMOS technology (I) Duración: 01:00 LM: Actividad del tipo Lección Magistral | | | |
| 2 | CMOS technology (II) Duración: 02:00 LM: Actividad del tipo Lección Magistral | | | |
| 3 | CMOS technology (III) Duración: 02:00 LM: Actividad del tipo Lección Magistral | LAB: CMOS technology - Physical layout Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio | | Homework: CMOS technology - Physical layout TG: Técnica del tipo Trabajo en Grupo Evaluación Progresiva y Global No presencial Duración: 10:00 |
| 4 | Advanced digital modules (I) Duración: 02:00 LM: Actividad del tipo Lección Magistral | | | |
| 5 | Advanced digital modules (II) Duración: 02:00 LM: Actividad del tipo Lección Magistral | LAB: Advanced digital modules - Architecture exploration Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio | | Homework: Advanced digital modules - Architecture exploration TG: Técnica del tipo Trabajo en Grupo Evaluación Progresiva y Global No presencial Duración: 10:00 |
| 6 | Practical aspects of VLSI design (I) Duración: 02:00 LM: Actividad del tipo Lección Magistral | | | |
| 7 | Practical aspects of VLSI design (II) Duración: 02:00 LM: Actividad del tipo Lección Magistral | | | |
| 8 | IC testing and DFT Duración: 02:00 LM: Actividad del tipo Lección Magistral | | | |
| 9 | Introduction to reconfigurable computing and self-adaptive systems Duración: 02:00 LM: Actividad del tipo Lección Magistral | | | |
| 10 | FPGA architectures (I) Duración: 02:00 LM: Actividad del tipo Lección Magistral | | | |

| | | | | |
|----|--|---|--|---|
| 11 | FPGA architectures (II) Duración: 02:00 LM: Actividad del tipo Lección Magistral | | | |
| 12 | FPGA reconfiguration techniques Duración: 01:00 LM: Actividad del tipo Lección Magistral Design tools for reconfigurable systems (I) Duración: 01:00 LM: Actividad del tipo Lección Magistral | LAB: Dynamic Function eXchange in AMD/Xilinx FPGAs Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio | | |
| 13 | Design tools for reconfigurable systems (II) Duración: 02:00 LM: Actividad del tipo Lección Magistral | | | |
| 14 | Applications of reconfigurable computing Duración: 02:00 LM: Actividad del tipo Lección Magistral | | | |
| 15 | | | | |
| 16 | | | | |
| 17 | | | | Final written exam EX: Técnica del tipo Examen Escrito Evaluación Progresiva y Global Presencial Duración: 02:00 |

Para el cálculo de los valores totales, se estima que por cada crédito ECTS el alumno dedicará dependiendo del plan de estudios, entre 26 y 27 horas de trabajo presencial y no presencial.

7. Actividades y criterios de evaluación

7.1. Actividades de evaluación de la asignatura

7.1.1. Evaluación (progresiva)

| Sem. | Descripción | Modalidad | Tipo | Duración | Peso en la nota | Nota mínima | Competencias evaluadas |
|------|---|---------------------------------------|---------------|----------|-----------------|-------------|--|
| 3 | Homework: CMOS technology - Physical layout | TG: Técnica del tipo Trabajo en Grupo | No Presencial | 10:00 | 20% | / 10 | MUII. (a) MUII. (d) MUII. (e) MUII. (k) MUEI.CB07 MUEI.CG01 MUEI.CT01 MUEI.CT02 MUEI.CE01 MUEI.CE02 MUEI.CE04 MUII. (b) MUII. (c) MUII. (g) MUII. (n) |
| 5 | Homework: Advanced digital modules - Architecture exploration | TG: Técnica del tipo Trabajo en Grupo | No Presencial | 10:00 | 20% | / 10 | MUII. (a) MUII. (d) MUII. (e) MUII. (k) MUEI.CB06 MUEI.CB07 MUEI.CG02 MUEI.CG01 MUEI.CG06 MUEI.CT01 MUEI.CT02 MUEI.CE01 MUEI.CE02 MUEI.CE04 MUII. (b) MUII. (c) MUII. (g) MUII. (n) |
| 17 | Final written exam | EX: Técnica del tipo Examen Escrito | Presencial | 02:00 | 60% | 5 / 10 | MUII. (e) MUEI.CB06 MUEI.CB07 MUEI.CG02 MUEI.CG01 MUEI.CT01 MUEI.CE01 |

| | | | | | | | |
|--|--|--|--|--|--|--|------------------------|
| | | | | | | | MUII. (g) MUII. (n) |
|--|--|--|--|--|--|--|------------------------|

7.1.2. Prueba evaluación global

| Sem | Descripción | Modalidad | Tipo | Duración | Peso en la nota | Nota mínima | Competencias evaluadas |
|-----|---|---------------------------------------|---------------|----------|-----------------|-------------|--|
| 3 | Homework: CMOS technology - Physical layout | TG: Técnica del tipo Trabajo en Grupo | No Presencial | 10:00 | 20% | / 10 | MUII. (a) MUII. (d) MUII. (e) MUII. (k) MUEI.CB07 MUEI.CG01 MUEI.CT01 MUEI.CT02 MUEI.CE01 MUEI.CE02 MUEI.CE04 MUII. (b) MUII. (c) MUII. (g) MUII. (n) |
| 5 | Homework: Advanced digital modules - Architecture exploration | TG: Técnica del tipo Trabajo en Grupo | No Presencial | 10:00 | 20% | / 10 | MUII. (a) MUII. (d) MUII. (e) MUII. (k) MUEI.CB06 MUEI.CB07 MUEI.CG02 MUEI.CG01 MUEI.CG06 MUEI.CT01 MUEI.CT02 MUEI.CE01 MUEI.CE02 MUEI.CE04 MUII. (b) MUII. (c) MUII. (g) MUII. (n) |
| 17 | Final written exam | EX: Técnica del tipo Examen Escrito | Presencial | 02:00 | 60% | 5 / 10 | MUII. (e) MUEI.CB06 MUEI.CB07 MUEI.CG02 MUEI.CG01 MUEI.CT01 MUEI.CE01 MUII. (g) MUII. (n) |

7.1.3. Evaluación convocatoria extraordinaria

No se ha definido la evaluación extraordinaria.

7.2. Criterios de evaluación

The evaluation of the subject will consist of 20% from a homework project on CMOS technology, 20% from a homework project on Advanced digital modules, and 60% from the final written exam.

8. Recursos didácticos

8.1. Recursos didácticos de la asignatura

| Nombre | Tipo | Observaciones |
|---|--------------|---------------|
| CMOS VLSI Design - A Circuits and Systems Perspective (4th Edition). Neil Weste and David Harris. | Bibliografía | |
| Digital Integrated Circuits - A Design Perspective (2nd Edition). Rabaey, Chandrakasan and Nikolic. | Bibliografía | |
| Reconfigurable System Design and Verification. Hsiung, Santambrogio and Huang. | Bibliografía | |
| Dynamically Reconfigurable Systems - Architectures, Design Methods and Applications. Platzner, Teich and Wehn | Bibliografía | |
| Reconfigurable Computing - Accelerating Computation with Field-Programmable Gate Arrays. Gokhale and Graham. | Bibliografía | |